

2.

(1) Japanese Patent Application Laid-Open No. 2002-261335

(2) Attached English document is machine language translation obtained from JPO.

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 1 L 33/00		H 0 1 L 33/00	N 5 C 0 9 4
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z 5 F 0 4 1
	3 3 8		3 3 8
9/33		9/33	Z
9/35		9/35	

審査請求 未請求 請求項の数53 ○ L (全 33 頁)

(21) 出願番号	特願2001-200113(P2001-200113)	(71) 出願人	00002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成13年6月28日 (2001.6.29)	(72) 発明者	岩瀬 寿章 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(31) 優先権主張番号	特願2000-217953(P2000-217953)	(72) 発明者	大畑 豊治 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(32) 優先日	平成12年7月18日 (2000.7.18)	(74) 代理人	100110434 弁理士 佐藤 勝
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願2000-217988(P2000-217988)		
(32) 優先日	平成12年7月18日 (2000.7.18)		
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願2000-396225(P2000-396225)		
(32) 優先日	平成12年12月26日 (2000.12.26)		
(33) 優先権主張国	日本 (J P)		

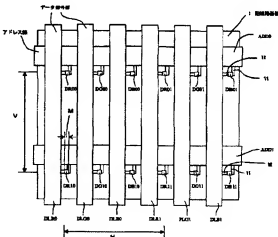
最終頁に続く

(54) 【発明の名称】 画像表示装置及び画像表示装置の製造方法

(57) 【要約】

【課題】 解像度や画質、発光効率などの諸特性に優れ、且つ大画面化が容易で、製造コストの低減も実現できる画像表示装置とその製造方法を提供する。

【解決手段】 複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置である。発光素子は一個の素子の占有面積が $2.5 \mu\text{m}^2$ 以上 $10000 \mu\text{m}^2$ 以下とされて配線用基板上に実装される。実装に際しては、例えば第一基板上で素子が配列された状態よりは離開した状態となるように素子を転写して一時保持用部材に保持させる第一転写工程と、一時保持用部材に保持された素子をさらに離開して第二基板上に転写する第二転写工程との2段階の拡大転写を行う。また、発光素子の結晶成長によって形成される結晶成長層が基板主面の法線方向において結晶成長時とは倒置するように配線用基板上に実装する。



【特許請求の範囲】

【請求項 1】 複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置において、一つの前記発光素子の占有面積が $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされ、前記各発光素子はそれぞれ配線用基板上に実装されたものであることを特徴とする画像表示装置。

【請求項 2】 各発光素子の占有面積に対する当該画像表示装置上の一面素分の占有面積の比が 10 以上 40000 以下であることを特徴とする請求項 1 記載の画像表示装置。

【請求項 3】 各発光素子の占有面積に対する当該画像表示装置上の一面素分の占有面積の比が 10 以上 10000 以下であることを特徴とする請求項 2 記載の画像表示装置。

【請求項 4】 前記発光素子は窒化物半導体発光素子、砒化物半導体発光素子、および砒化物半導体発光素子から選ばれた素子からなることを特徴とする請求項 1 記載の画像表示装置。

【請求項 5】 前記発光素子は互いに波長を異ならせた 3 つの発光素子の組からなる画素を構成することを特徴とする請求項 1 記載の画像表示装置。

【請求項 6】 前記発光素子に電気的に接続され該発光素子を流れる電流保持するための電流保持回路が各素子毎に形成されることを特徴とする請求項 1 記載の画像表示装置。

【請求項 7】 前記電流保持回路は個別のチップ状に形成され且つ各発光素子と同様に前記配線用基板上に実装されたものであることを特徴とする請求項 1 記載の画像表示装置。

【請求項 8】 前記電流保持回路を形成した前記電流保持回路のチップと前記発光素子は略同一のサイズを有することを特徴とする請求項 7 記載の画像表示装置。

【請求項 9】 複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置の製造方法において、所要の配線をマトリクス状に配設した配線用基板を用意すると共に、個別のチップに分離された一つの素子占有面積が $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされる複数の発光素子を用意し、該発光素子を前記配線に接続するように実装して画像表示装置を構成することを特徴とする画像表示装置の製造方法。

【請求項 10】 所要の素子形成用基板上に半導体層を積層し、該半導体層に前記複数の発光素子を並べて形成した後、各発光素子毎に分離し、その分離した各発光素子を前記配線用基板上に実装することを特徴とする請求項 9 記載の画像表示装置の製造方法。

【請求項 11】 前記発光素子の素子間の領域に前記素子形成用基板の基板表面に達する溝を各発光素子を囲むように形成し、該溝に埋められた各発光素子を前記素子形成用基板から分離させ、その分離された各発光素子を前

記配線用基板上に実装することを特徴とする請求項 10 記載の画像表示装置の製造方法。

【請求項 12】 前記分離された各発光素子の前記配線用基板への実装は吸着用治具に発光素子の表面または裏面を吸着させながら前記配線用基板上に素子毎に搭載することで行うことを特徴とする請求項 10 記載の画像表示装置の製造方法。

【請求項 13】 前記各発光素子の前記素子形成用基板からの分離は、該素子形成用基板の裏面からのエネルギービームの照射を利用することを特徴とする請求項 10 記載の画像表示装置の製造方法。

【請求項 14】 前記素子形成用基板の裏面からのエネルギービームの照射前に、前記素子形成用基板上の各発光素子を一時保持用基板上に保持させ、前記エネルギービームの照射後に各発光素子を前記素子形成用基板から分離させ、各発光素子を前記一時保持用基板上に保持させることを特徴とする請求項 13 記載の画像表示装置の製造方法。

【請求項 15】 前記一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されることを特徴とする請求項 14 記載の画像表示装置の製造方法。

【請求項 16】 前記分離された各発光素子の前記配線用基板への実装は前記発光素子表面の電極部分を前記配線用基板上の導電材に圧着することで行うことを特徴とする請求項 10 記載の画像表示装置の製造方法。

【請求項 17】 所要の基板上に半導体層を積層し、該半導体層に複数の発光素子を並べて形成した後、各発光素子毎に分離すると共に各発光素子を前記基板からも分離することを特徴とする発光素子の製造方法。

【請求項 18】 前記各発光素子と前記基板と間の分離は、該基板の裏面からのエネルギービームの照射を利用することを特徴とする請求項 17 記載の発光素子の製造方法。

【請求項 19】 前記エネルギービームの照射前に、前記各発光素子を一時保持用基板上に保持させ、前記エネルギービームの照射後に各発光素子を前記基板から分離させ、各発光素子を前記一時保持用基板上に保持させることを特徴とする請求項 17 記載の発光素子の製造方法。

【請求項 20】 前記一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されることを特徴とする請求項 19 記載の発光素子の製造方法。

【請求項 21】 第一基板上に配列された複数の素子を第二基板上に配列する素子の配列方法において、前記第一基板上で前記素子が配列された状態よりは分離した状態となるように前記素子を転写して一時保持用部材に該素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記素子をさらに離間して前記第二基板上に転写する第二転写工程を有することを特徴とする素子

の配列方法。

【請求項 22】 前記第一転写工程で離開させる距離が前記第一基板上に配列された素子のピッチの略数倍になっているおり、前記第二転写工程で離開させる距離が前記第一転写工程で前記一時保持用部材に配列させた素子のピッチの略数倍になっていることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 23】 前記第一転写工程後に素子を樹脂で固める工程と、前記素子の電極を該樹脂上に形成する工程と、前記樹脂をダイシングする工程を有することを特徴とする請求項 21 記載の素子の配列方法。

【請求項 24】 前記第一基板から選択的に転写される前記素子は、前記第一基板と前記一時保持用部材と対峙した時に離開させる距離に存在する前記素子であることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 25】 前記一時保持用部材から選択的に転写される前記素子は、前記一時保持用部材と前記第二基板と対峙した時に離開させる距離に存在する前記素子であることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 26】 前記第二基板上では、異なる前記一時保持用部材から転写された素子が隣に位置することを特徴とする請求項 21 記載の素子の配列方法。

【請求項 27】 前記第一基板から前記一時保持用部材への転写および前記一時保持用部材から前記第二基板への転写は機械的手段または光学的手段の少なくとも一方を用いて行われることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 28】 前記機械的手段は各素子に力学的エネルギーを加えながら選択的に素子を転写できる手段であることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 29】 前記機械的手段は前記素子を選択的に吸着することによって該素子を転写できる手段であることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 30】 前記光学的手段は各素子に光照射による光エネルギーを加えながら選択的に転写することを特徴とする請求項 21 記載の素子の配列方法。

【請求項 31】 前記第一基板は透光性であることを特徴とする請求項 30 記載の素子の配列方法。

【請求項 32】 前記素子は窒化物半導体を用いた半導体素子であり、前記光照射はレーザービームであることを特徴とする請求項 31 記載の素子の配列方法。

【請求項 33】 前記素子は発光素子、液晶制御素子、光電変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分であることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 34】 前記素子は前記第一基板上に作成されることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 35】 前記一時保持用部材に前記素子が保持

された状態で、配線の一部が前記素子に形成されることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 36】 前記配線の一部は電極パッドであることを特徴とする請求項 21 記載の素子の配列方法。

【請求項 37】 発光素子若しくは液晶制御素子をマトリクス状に配置した画像表示装置の製造方法において、第一基板上で発光素子若しくは液晶制御素子が配列された状態より離間した状態となるように前記発光素子若しくは液晶制御素子を転写して一時保持用部材に前記発光素子若しくは液晶制御素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記発光素子若しくは液晶制御素子をさらに離間して第二基板上に転写する第二転写工程と、前記各発光素子若しくは液晶制御素子に接続させる配線を形成する配線形成工程とを有することを特徴とする画像表示装置の製造方法。

【請求項 38】 前記発光素子若しくは前記液晶制御素子とは異なる波長に対応する複数の素子の組み合わせが一つの画素を形成するものとされることを特徴とする請求項 37 記載の画像表示装置の製造方法。

【請求項 39】 前記一時保持用部材に前記発光素子若しくは液晶制御素子が保持された状態で、電極パッドが前記発光素子若しくは液晶制御素子に形成され、前記配線形成工程では前記電極パッドに配線がなされることを特徴とする請求項 37 記載の画像表示装置の製造方法。

【請求項 40】 複数の発光素子や配線用基板の基板上に配列して実装した構造を有する画像表示装置において、前記発光素子の結晶成長によって形成される結晶成長層が前記基板上面の法線方向において結晶成長時とは倒置されて前記配線用基板に実装されることを特徴とする画像表示装置。

【請求項 41】 前記発光素子は結晶成長時の基板側が光取り出し窓となる結晶成長層を有し、前記発光素子は前記配線用基板に実装される前に成長用基板から分離されることを特徴とする請求項 40 記載の画像表示装置。

【請求項 42】 前記発光素子は基板上面に対して傾斜した傾斜結晶面を有する前記結晶成長層に第 1 導電層、活性層、及び第 2 導電層が形成され、前記第 1 導電層と接続される第 1 電極と、前記第 2 導電層と接続する第 2 電極は成長用基板からの高さがほぼ同程度とされることを特徴とする請求項 40 記載の画像表示装置。

【請求項 43】 前記発光素子は基板上面に対して傾斜した傾斜結晶面を有する前記結晶成長層に第 1 導電層、活性層、及び第 2 導電層が形成され、前記第 1 導電層と接続される第 1 電極と、前記第 2 導電層と接続する第 2 電極は前記基板上面の法線方向において前記結晶成長層を挟んでそれぞれ分けられて形成されることを特徴とする請求項 40 記載の画像表示装置。

【請求項 44】 前記結晶成長層は選択成長により形成されたウルツァー型の窒化物半導体からなることを特徴と

する請求項4記載の画像表示装置。

【請求項45】 前記結晶成長層は選択成長により形成された六角錐形状若しくは六角台形状からなることを特徴とする請求項4記載の画像表示装置。

【請求項46】 成長用基板上に選択成長により基板側が開いた形状となる結晶成長層を形成し、該結晶成長層に第1導電層、活性層、及び第2導電層を形成して発光素子を構成し、前記第1導電層と接続する第1電極と、前記第2導電層と接続する第2電極を成長用基板からの高さがほぼ同程度となるように形成し、前記結晶成長層を前記成長用基板から分離して配線用基板上に倒置して実装することを特徴とする画像表示装置の製造方法。

【請求項47】 前記第1及び第2電極の少なくとも一方には接続部材が両者の高さがほぼ同程度となるように接続されることを特徴とする請求項46記載の画像表示装置の製造方法。

【請求項48】 前記配線用基板への実装は吸着治具に発光素子の表面または裏面を吸着させながら前記配線用基板上に素子毎に搭載することで行うことを特徴とする請求項46記載の画像表示装置の製造方法。

【請求項49】 前記各発光素子の前記成長用基板からの照度は、該成長用基板の裏面からのエネルギービームの照射を利用することを特徴とする請求項46記載の画像表示装置の製造方法。

【請求項50】 前記各発光素子を分離するためのエネルギービームの照射は、各発光素子に対して選択的に行われることを特徴とする請求項49記載の画像表示装置の製造方法。

【請求項51】 前記成長用基板の裏面からのエネルギービームの照射前に、前記下層形成用基板上の各発光素子を転写用基板上に保持させ、前記エネルギービームの照射後に各発光素子を前記成長用基板から分離させ、各発光素子を前記転写用基板上に保持させることを特徴とする請求項49記載の画像表示装置の製造方法。

【請求項52】 複数の素子を配線用基板上の基板主面に配列して実装した構造を有する素子実装基板において、前記素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて前記配線用基板上に実装されていることを特徴とする素子実装基板。

【請求項53】 各素子の前記結晶成長層の傾斜した傾斜結晶面以外の平坦面は基板表面上ほぼ一面となるように実装されることを特徴とする請求項52記載の素子実装基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、発光素子がマトリクス状に配列し、画像信号に応じた画像表示を行う画像表示装置、その画像表示装置の製造方法、その画像表示装置に使用して好適な発光素子の製造方法に関する。

また、半導体発光素子や液晶制御素子などの素子を基板上などに並べる配列方法および画像表示装置の製造方法に関し、特に転写工程によって微細加工された素子をより広い領域に転写する素子の配列方法および画像表示装置の製造方法に関する。さらには、発光素子の実装方向を工夫した画像表示装置、素子を配列させた素子実装基板、画像表示装置の製造方法に関する。

【0002】

【従来の技術】軽薄で薄型の画像表示装置として、種々の表示装置が開発されている。このような画像表示装置の主なカテゴリとしては、例えば発光ダイオード（LED）を用いた装置、液晶ディスプレイを用いた装置、プラズマディスプレイを用いた装置などがある。これら画像表示装置は、コンピュータ技術の進展と共に、その適用範囲が広がっており、例えば対角サイズで30センチから150センチ程度の大きさの装置は、テレビジョン受像機、ビデオ再生装置、ゲーム機器の出力装置などに用いられ、また、それより小さなサイズのものでは、例えば自動車搭載型案内装置や録画装置のモニター画面などに用いられている。

【0003】

【発明が解決しようとする課題】ところが、それらの画像表示装置のいずれもが解像度、輝度、光出力対電力効率、画質などの特性の点や、大画面化、コスト面などで問題を抱えている。例えば、発光ダイオードをマトリクス状に配列した発光ダイオードアレイを用いる装置では、個々の発光ダイオードを集約的に用いてアレイを構成する。ところが、個々の発光ダイオードはそれぞれパッケージに収納されていて数ミリ程度のサイズがあり、その結果、一画素の大きさも大きくして解像度が低下してしまう。同時に、発光ダイオードアレイを用いる画像表示装置では、画素当たりのコストが高くなり、特に大画面の装置を構成した場合には、その製品価格が高いものになってしまう。

【0004】液晶ディスプレイを用いた画像表示装置では、表示装置を構成するガラスなどの基板を真空中にした膜形成装置等に入れ、フォトリソグラフィ技術を用いてトランジスタ等の素子の形成や配線の形成を行っており、特に液晶装置の解像度を高くしようとした場合には、ミクロンオーダーのプロセス制御が必要となる。従って、製品の歩留りを向上させるには厳格なプロセス管理が必要となり、大画面の液晶表示装置を作成しようとする場合は、コストが高くなってしまふ。また、液晶表示は見る角度によってコントラストや色合いが変化する視野角依存性があり、色を変化させる場合の反応速度が遅いといった問題も抱えている。

【0005】また、プラズマディスプレイを用いた装置では、画素単位の状態空間で放電を生じさせ、発生する電離ガスからの紫外光によって蛍光体を励起して可視光を発生させるというメカニズムを利用している。プラズ

マディスプレイを用いた装置では、このため発光効率そのものが高くなる、消費電力が多くなってしまう。また、蛍光体による外からの光が反射して、コントラストが低下するという問題点も発生し、色再現範囲が狭いと言った問題も生ずる。

【0006】従って、上記画像表示装置は、そのいずれもが大型画面化が容易ではなく且つ製造コストが高くなり、それぞれ解像度やプロセス、画質、発光効率などの問題を抱えたものとなっている。

【0007】そこで、本発明の上述の技術的な課題に鑑み、解像度や画質、発光効率などの諸特性に優れ、且つ大画面化が容易で、製造コストの低減も実現できる画像表示装置の提供を目的とする。また、本発明の他の目的は、そのような高性能な画像表示装置を製造するための製造方法の提供を目的とする。さらに、本発明の更に他の目的は、画像表示装置を構成する発光素子の製造方法を提供することである。さらにまた、本発明は、微細加工された素子をより広い領域に転写する際に、転写後も位置合わせ精度が損なわれることもなく、また配線不良などの問題を解決できる素子の配列方法および画像表示装置の製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明の画像表示装置は、複数の発光素子が配列された所望の画像信号に対応して画像を表示する画像表示装置において、一個の前記発光素子の占有面積が $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされ、前記各発光素子はそれぞれ配線用基板に実装されたものであることを特徴とする。一個の前記発光素子の占有面積が $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされることから、個々の発光素子自体は微小なサイズとなり、発光素子自体を高密度に配線用基板に配設することが可能である。

【0009】本発明の好適な画像表示装置においては、各発光素子の占有面積に対する当該画像表示装置上の一面素分の占有面積の比が10以上4000以下とされ、より好ましくは10以上1000以下とされる。

【0010】本発明の画像表示装置に使用される発光素子は、微小なサイズを以て実装が可能な素子であれば特に限定されるものではないが、その一例としては、発光ダイオードや半導体レーザーなどのデバイスを挙げることで、特に、窒化物半導体発光素子、砒化半導体発光素子、および燐化半導体発光素子から選んで構成することができる。このような発光素子は、画像表示のカラー化のために、互いに波長を異ならせた3つの発光素子の組からなる画素を構成することができる。ここで典型的には赤、緑、青の各色の発光素子を組合せることでカラー画面を構成できる。

【0011】また、本発明は、複数の発光素子が配列され所望の画像信号に対応して画像を表示する画像表示装置の製造方法において、所要の配線をマトリクス状に配

設した配線用基板を用意すると共に、個別のチップに分離された複数の発光素子を用意し、該発光素子を前記配線に接続するように実装して画像表示装置を構成することと特徴とする。発光素子が微小なサイズであるために高密度に配線用基板に配設することが可能であり、また、個々の発光素子を完成させた後に配線用基板に対して実装するために歩留りは良好であり、大画面化も容易である。

【0012】このような画像表示装置の製造方法において、所要の素子形成用基板上に半導体層を積層し、該半導体層に複数の発光素子を並べて形成した後、各発光素子毎に分離し、その分離した各発光素子を配線用基板に実装することができ、発光素子の素子間の領域に素子形成用基板の基板表面に達する溝を各発光素子を囲むように形成し、該溝に囲まれた各発光素子を素子形成用基板から分離させ、その分離された各発光素子を前記配線用基板に実装することができる。

【0013】より好ましい実施の形態の一例としては、分離された各発光素子の配線用基板への実装は吸着用治具に発光素子の表面または裏面を吸着させながら配線用基板に素子毎に搭載することで行うことができ、溝に囲まれた各発光素子の素子形成用基板からの分離は、該素子形成用基板の裏面からのエネルギービームの照射を利用するようにすることができる。このエネルギービームの照射前に、素子形成用基板上の各発光素子を一時保持用基板に保持させ、前記エネルギービームの照射後に各発光素子を素子形成用基板から分離させ、各発光素子を一時保持用基板に保持させても良い。その場合に一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されても良い。また、分離された各発光素子の前記配線用基板への実装は発光素子表面の電極部分を前記配線用基板上の導電材に圧着することで行うようにしても良い。

【0014】また、本発明は前述の画像表示装置を構成する発光素子の製造方法についても提供するものであり、本発明の発光素子の製造方法は、所要の基板上に半導体層を積層し、該半導体層に複数の発光素子を並べて形成した後、各発光素子毎に分離すると共に各発光素子を前記基板から分離することを特徴とする。

【0015】発光素子の製造方法の好ましい一例においては、前記各発光素子と前記基板と間の分離は、該基板の裏面からのエネルギービームの照射が利用され、前記エネルギービームの照射前に、前記各発光素子を一時保持用基板に保持させ、前記エネルギービームの照射後に各発光素子を前記基板から分離させ、各発光素子を一時保持用基板に保持させることが好ましい。また、一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されるようにして良い。

【0016】一方、本発明の素子の配列方法は、第一基板上に配列された複数の素子を第二基板上に配列する素

子の配列方法において、前記第一基板上で前記素子が配列された状態よりは離開した状態となるように前記素子を転写して一時保持用部材に該素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記素子をさらに離開して前記第二基板上に転写する第二転写工程を有することを特徴とする。

【0017】上記方法によれば、一時保持用部材に素子を保持させた時点で既に、素子間の距離が大きくなり、その広がった間隔を利用して比較的大きな電極や電極パッドなどを設けることが可能となる。続く第二転写工程では一時保持用部材の比較的大きな電極や電極パッドなどを利用して該配線が行われるために、素子サイズに比較して最終的な装置のサイズが著しく大きな場合であっても容易に配線を形成できる。

【0018】また、上記素子の配列方法を応用した本発明の画像表示装置の製造方法は、発光素子若しくは液晶制御素子をマトリクス状に配置した画像表示装置を製造する方法であって、第一基板上で発光素子若しくは液晶制御素子が配列された状態よりは離開した状態となるように前記発光素子若しくは液晶制御素子を転写して一時保持用部材に前記発光素子若しくは液晶制御素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記発光素子若しくは液晶制御素子をさらに離開して第二基板上に転写する第二転写工程と、前記各発光素子若しくは液晶制御素子と接続させる配線を形成する配線形成工程とを有することを特徴とする。

【0019】上記画像表示装置の製造方法によれば、画像表示装置の画像表示部分が発光素子若しくは液晶制御素子をマトリクス状に配置することで構成される。第一基板上の発光素子若しくは液晶制御素子は、密な状態とする集積度を高くして微細加工を施して作成でき、一時保持用部材に離開しながら転写された時点で広がった間隔を利用して比較的大きな電極や電極パッドなどを設けることが可能となる。したがって、前述の素子の配列方法と同様に、第二転写後の配線を容易に形成できる。

【0020】本発明は、上記に加えて発光素子の実装に工夫を施した画像表示装置、その製造方法を提供する。すなわち、かかる本発明の画像表示装置は、複数の発光素子を配線用基板の基板主面に配列して実装した構造を有する画像表示装置において、前記発光素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて配線用基板に実装されることを特徴とする。

【0021】また、本発明の画像表示装置は、前記構成において、発光素子が結晶成長時の基面側が光取り出し窓となる結晶成長層を有し、各発光素子は前記配線用基板に実装される前に成長用基板から分離されることと構造とすることができ、また、前記構成において、発光素子は基板主面に対して傾斜した傾斜結晶面を有する前記結

晶成長層に第一導電層、活性層、及び第二導電層が形成され、前記第一導電層と接続される第一電極と、前記第二導電層と接続する第二電極は成長用基板からの高さがほぼ同程度とされる構造とすることができる。また、倒置された結晶成長層を有する画像表示装置であって、活性層を挟む第一導電層と第二導電層を有し、第一導電層と接続される第一電極と、第二導電層と接続する第二電極は前記基板主面の法線方向において前記結晶成長層を挟んでそれぞれ分けられて形成される構造とすることもできる。

【0022】さらに、本発明の画像表示装置の製造方法は、成長用基板上に選択成長により基板側が開いた形状となる結晶成長層を形成し、該結晶成長層に第一導電層、活性層、及び第二導電層を形成して発光素子を構成し、前記第一導電層と接続する第一電極と、前記第二導電層と接続する第二電極を成長用基板からの高さがほぼ同程度となるように形成し、前記結晶成長層を前記成長用基板から分離して配線用基板に倒置して実装することを特徴とする。

【0023】また、本発明の素子実装基板は、複数の素子を配線用基板の基板主面に配列して実装した構造を有する基板において、前記素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて前記配線用基板に実装されていることを特徴とする。

【0024】上記本発明の画像表示装置においては、発光素子の結晶成長層が基板主面の法線方向において結晶成長時とは倒置されることから、電極側を結晶成長層の上側に形成した場合であっても倒置によって配線用基板に反対する下側に位置することになり、配線用基板上に配線層を形成することで、実装の際に容易に電氣的接続を図ることができる。従って、パッケージ形態を必要となく、高密度に発光素子を配列することもできる。

【0025】また、本発明の画像表示装置の製造方法においては、結晶成長層が選択成長によって形成されるため、簡単に基板主面に対して傾斜した傾斜結晶面を有する結晶成長層を形成することができ、従って、結晶成長層を倒置した場合に、光に取り出し窓を上面とすることが容易となる。また、前記第二導電層と接続する第二電極を成長用基板からの高さがほぼ同程度となるようにすることで、配線用基板との電氣的な接続を容易なものとすることができる。

【0026】

【発明の実施の形態】以下、本発明を適用した画像表示装置、画像表示装置の製造方法、さらには発光素子の製造方法、素子の配列方法、素子実装基板について、図面を参照しながら詳細に説明する。

【0027】図1は第1の実施例の画像表示装置の要部のレイアウトを示す図であり、図1では垂直水平方向に2画素分ずつの要部を図示している。本実施例の画像表

示装置では、配線用基板 1 の上面に水平方向に延在された複数のアドレス線 ADD0、ADD1 が形成され、さらに図示しない層間絶縁層を介して垂直方向に延在された複数のデータ線 DLR0~DLB1 が形成されている。配線用基板 1 は例えばガラス基板や、合成樹脂又は絶縁層で被覆された金属基板、或いはシリコン基板等の半導体製造に汎用な基板であり、アドレス線やデータ線を求められる精度で形成可能な基板であればどのような基板であっても良い。

【0028】アドレス線 ADD0、ADD1 は導電性の優れた金属材料層や半導体材料層と金属材料層の組み合わせ等によって形成され、その線幅は図 1 に示すように発光ダイオードのサイズ M に比較して広い幅にすることができる。これは次に説明するように、一個の発光素子の占有面積が $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされた微小なサイズの発光ダイオードを実装していることから実現できるものであり、従って、順次画素を走査して所要の画像を出力させる場合のアドレス線自体の抵抗による遅れを極力低減することができる。このアドレス線 ADD0、ADD1 は水平方向に延長されており、各画素当たり 1 本のアドレス線が通過する。従って、水平方向に隣接する画素間では共通のアドレス線が選択に用いられる。

【0029】データ線 DLR0~DLB1 は、アドレス線と同様に、導電性の優れた金属材料層や半導体材料層と金属材料層の組み合わせ等によって形成され、その線幅は図 1 に示すように配線用基板 1 の有効面積の約半分以上を占めるように形成することもできる。このような広い線幅もアドレス線と同様に、一個の発光素子の占有面積が $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされた微小なサイズの発光ダイオードを実装しているために可能である。これらデータ線 DLR0~DLB1 は垂直方向に延長されており、各画素当たり発光ダイオードの数に応じて 3 本のデータ線が使用されている。例えば、図中左上の画素の発光ダイオードは、赤色発光ダイオード DR00、緑色発光ダイオード DG00、および青色発光ダイオード DB00 からなり、データ線 DLR0~DLB1 も各発光色ごとに設けられている。データ線 DLR0~DLB1 は垂直方向に隣接する画素の間は発光色のダイオードの間では共通のデータ線が利用される。

【0030】本実施例の画像表示装置は、発光ダイオードをマトリクス状に配列して、所要の映像信号（映像信号すなわち動画用信号を含む。以下同様。）に応じた発光を行う。この駆動方法としては、アクティブマトリクス型液晶表示装置と同様の点順次または線順次方式で本実施例の画像表示装置は駆動される。発光ダイオードは、例えば、青色及び緑色の発光ダイオード用としてサブファイバ基板上に成長された窒化ガリウム系のダブルヘテロ構造多層結晶を用いることができ、赤色の発光ダイオード用として砒化ガリウム基板上に成長された砒化

ルミニウムガリウムまたは窒化インジウムアルミニウムガリウム系のダブルヘテロ構造多層結晶を用いることができる。発光ダイオードは互いに波長を異ならせた 3 つの発光素子の組からなる画素を構成するが、異なる波長の組は赤、青、緑に限らず、他の色の組であっても良い。

【0031】本実施例の画像表示装置においては、各画素内において、水平方向に赤色の発光ダイオード DR00、DR01、DR10、DR11、次いで緑色の発光ダイオード DG00、DG01、DG10、DG11、次いで青色の発光ダイオード DB00、DB01、DB10、DB11 が並んでいる。例えば、図中左上の画素の発光ダイオードは、赤色発光ダイオード DR00、緑色発光ダイオード DG00、および青色発光ダイオード DB00 の順にダイオードが配列されており、これら 3 つの発光ダイオードが 1 つの画素の組を構成する。

【0032】ここで、各発光ダイオードは、例えばそれぞれ略正方形の形状を有し、非パッケージ状態のまま成り得る微小パッケージ状態（例えば 1mm サイズ以下程度）のまま実装されるチップ構造を有している。図 1 のレイアウト図では、発光ダイオードの詳細な層構造について図示しないが、それぞれ発光ダイオードの平面形状は略正方形であり、その略正方形の発光ダイオードチップを実装することで、発光ダイオードのマトリクス状の配列が構成されている。各発光ダイオードの位置は、アドレス線 ADD0、ADD1 とデータ線 DLR0~DLB1 の交差位置に対応した位置になっており、各発光ダイオードはアドレス線に接続した電極パッド部 11 を介して電気的にアドレス線に接続され、同様に、データ線に接続した電極パッド部 12 を介して電気的にデータ線に接続される。電極パッド部 11 は垂直方向に延在する小さい帯状領域であり、電極パッド部 12 は水平方向に延在する小さい帯状領域である。各発光ダイオードはこれら電極パッド部 11、12 を介して電気的にアドレス線およびデータ線に接続され点順次或いは線順次方式で駆動される。

【0033】一個の発光ダイオードの素子占有面積は $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下であることから、略正方形の各発光ダイオードのサイズは、その辺が 5 ミクロンから 100 ミクロン程度のサイズとされる。このような微小なサイズを以て配線用基板に実装される発光ダイオードとして、各発光ダイオードは微小パッケージ状態または非パッケージ状態のまま配線用基板 1 に実装される。各ダイオードの製造のために、好ましくは後述の発光ダイオードの製造方法を用いて製造することができる。一方、本実施例の画像表示装置では、その一面素当たりのピッチが垂直方向でであり、水平方向で H である。例えば 0.1 ミリメートルから 1 ミリメートルの範囲に設定される。これは動画用（テレビジョン受像機、ビデオ機器、ゲーム機器）や情報用（例えばコ

ンピュータ用)の画像表示装置としては、対角サイズで30cmから150cmのものが適当であり、その画素数がRGBを合わせて1画素とした場合で概ね30万画素から200万画素程度のものが実用上望ましく、また、人間の視覚特性からも、直視型の画像表示装置として画素ピッチを0.1ミリメートル(個人用高精細表示)から1ミリメートル(数人用動画表示)とすることが好ましいものである。従って、発光ダイオードをその一辺が5ミクロンから100ミクロン程度のサイズとした場合では、各発光ダイオードの占有面積に対する当該画像表示装置上の一面素分の占有面積の比が10以上40000以下であることが好ましく、さらに10以上10000以下であることが好ましい。

【0034】通常の画像表示装置の発光素子は、典型的には0.3ミリメートル角のサイズが樹脂パッケージ前のチップサイズであり、それに樹脂パッケージを施した場合には、1ミリメートルを越えることになる。従って、例えば画素ピッチを仮に5ミリとした場合には、前記各発光ダイオードの占有面積に対する画像表示装置上の一面素分の占有面積の比が1〜2程度の数値に納まることになり、本実施例の如き各発光ダイオードの占有面積に対する画像表示装置上の一面素分の占有面積の比の範囲として好ましくは10以上40000以下であり、さらに好ましくは10以上10000以下の範囲であって、本実施例の範囲からは通常の典型的な画像表示装置はその比の範囲が外れたものとなっている。

【0035】このような数値なチップサイズの発光ダイオードを用いることが本実施例の画像表示装置の背景にあるが、微細なチップサイズであっても十分な輝度が得られることが次のように示される。すなわち、屋内用表示装置としては、その十分な輝度に必要な値は 500cd/m^2 程度であり、これを光出力に換算すると赤色、緑色、青色の各色とも概ね 5W/m^2 となる。これを画像表示装置で実現するためには、計算上は1つの発光ダイオードの平均光出力を0.017μWから1.7μWの範囲であれば良い。ここで信頼性については通常発光ダイオードと同等と仮定して考えてみると、その駆動電流密度を同等にした場合に、多少のマージンを加えても1平方ミクロンから100平方ミクロン程度のサイズを発光ダイオードが有していれば良く、配線用基板上に実装される発光ダイオードとして、一個の発光ダイオードの占有面積を $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下に設定することは信頼性と輝度の面で十分なものとなる。

【0036】微小サイズのまま実装される各発光ダイオードは、上述の如きサイズを有しており、後述する製造方法のように、素子形成用基板上に形成され、その後チップ毎に分離された非パッケージ状態または微小パッケージ状態を以て実装されるものである。ここで非パッケージ状態とは、樹脂成形などのダイオードチップの外

側を覆うような処理を施していない状態を指す。また、微小パッケージ状態とは薄い肉厚の樹脂などに被覆された状態であるが、通常のパッケージサイズより小さいサイズ(例えば1mm以下程度のもの)に収まっている状態を指す。後述の製造方法で詳述されるように、本実施例の画像表示装置に用いられる発光ダイオードはパッケージがない分またはパッケージが微小な分だけ微細なサイズで配線用基板上に実装される。

【0037】次に、図2及び図3を参照しながら、第2の実施例の画像表示装置について説明する。本実施例は前記第1の実施例の画像表示装置の変形例であり、特に各発光ダイオードに電氣的に接続する電流保持回路がチップ状に実装されている例である。

【0038】図2のレイアウト図では、本実施例の画像表示装置の内の1画素分(V1×H1)の構造が示されている。第1の実施例のものと同様た配線用基板21上に水平方向に延在されるアドレス線ADDと2本の電源線PW1、PW2が所要の間隔で形成されている。これらアドレス線ADDと2本の電源線PW1、PW2は、導電性の優れた金属材料層や半導体材料層と金属材料層の組み合わせ等によって形成され、その幅は発光ダイオードや電流保持回路のチップのサイズに比較して広い幅とされる。また、同じ画素内には垂直方向に各発光ダイオード毎の信号線DLR、DLG、DLBが所要の間隔で形成されており、これら信号線DLR、DLG、DLBもアドレス線ADDと同様の構造、寸法で形成されている。

【0039】本実施例の画像表示装置では、発光ダイオードDR、DG、DBがマトリクス状に配列され、所要の画像信号に応じて発光を行う。当該画素において、赤色発光ダイオードDR、緑色発光ダイオードDG、および青色発光ダイオードDBの順にダイオードが配列されており、これら3つの発光ダイオードが1つの画素の組を構成する。各発光ダイオードDR、DG、DBはそれぞれ略正方形の微小なサイズを以て実装されたチップ構造を有していることは前述の実施例と同様である。各発光ダイオードDR、DG、DBは電源線PW1と電源線PW2の間の領域に実装される。

【0040】そして、本実施例の画像表示装置においては、各発光ダイオードDR、DG、DBに電氣的に接続され各発光ダイオードDR、DG、DBを流れる電流保持するための電流保持回路PTが各素子毎に形成されている。この電流保持回路PTは、後述するトランジスタと容量を有する回路構成からなる回路であり、特に電流保持回路PTは倒側のチップ状に形成され微小なサイズを以て配線用基板21に実装されたものである。本実施例では、各発光ダイオードDR、DG、DBと電流保持回路PTを形成した前記電流保持回路チップが略同一のチップサイズを有しており、一個の発光ダイオードの素子占有面積は $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下

とされ、且つ一個の電流保持回路PTのチップの占有面積も同様に $2.5\mu\text{m}^2$ 以上で $1000\mu\text{m}^2$ 以下とされる。このような略同一のチップサイズとすることで、同じ実装工程での実装が可能となり、製造工程を容易に実現することができる。これら各電流保持回路PTは電源線PW1とアドレス線ADDの間の領域に形成される。

【0041】各発光ダイオードDR、DG、DBと電流保持回路PTの間および各信号線DLR、DLG、DLBやアドレス線ADD、電源線PW1、PW2の間には、配線の必要から配線部22〜26が形成される。配線部22は垂直方向を長手方向とする指状小領域であり、発光ダイオードと電源線PW2とを接続する。配線部23は垂直方向を長手方向とする帯状領域であり、発光ダイオードDR、DG、DBとその発光ダイオードDR、DG、DBを駆動する電流を保持するための電流保持回路PTの原をそれぞれ接続する。配線部24は発光ダイオードから水平に延在された後、電源線PW1に接続するために垂直に延在された帯状の領域であり、電流保持回路PTと電源線PW1の間を接続する。配線部25は垂直方向を長手方向とする指状の小領域であり、電流保持回路PTとアドレス線ADDの間を接続する。配線部26は水平方向に延在された帯状の小領域であり、電流保持回路PTと信号線DLR、DLG、DLBの間をそれぞれ接続する。これら各配線部22〜26は各発光ダイオードDR、DG、DBを微小なサイズを以って配線用基板上に実装する場合に、後述するような接合用導電材を載置することができるものであり、電流保持回路PTのチップと同様に微小なサイズを以って配線用基板上に実装する場合にも後述するような接合用導電材を載置することができるものである。

【0042】図3は図2示す本実施例の画像表示装置の回路図である。図中、ダイオード31は発光ダイオードであり、画像信号に応じて所定の色の発光を行う。なお、ダイオード31は赤、緑、青の3色であり、水平方向で並ぶ3つのダイオード31が1つの画素を構成しているが、図3の回路図中では説明を簡素化するために色の区別をせずに示している。このダイオード31に接続されたトランジスタ32、33と容量34が電流保持回路を構成する。電源線PW1と電源線PW2の間でダイオード31と直列にトランジスタ32が接続され、トランジスタ32がオン状態の場合に限り、ダイオード31は発光する。電源線PW1と電源線PW2の一方は接地電圧を供給し他方は電源電圧を供給する。このトランジスタ32のゲートには容量34の一方の端子とスイッチングトランジスタとして機能するトランジスタ33のソース・ドレイン領域の一方が接続される。このトランジスタ33の他方のソース・ドレイン領域は画像信号が供給される信号線DLに接続され、該トランジスタ33のゲートは水平方向に延在するアドレス線ADDに接続され

る。

【0043】アドレス線ADDはシフトレジスタ回路36によって選択的にレベルが切り替えられる構造となっており、例えば複数のアドレス線の本だけが高レベルにシフトして、その水平アドレスが選択されたことになる。信号線DLは画像（映像）信号を各発光ダイオード31に伝えるための配線であり、各発光ダイオード311つに対して一本の信号線DLが対応する。アドレス線ADDはシフトレジスタ回路36によって選択的にレベルシフトされるが、信号線DLはシフトレジスタ・トランスファゲート回路35によって走査され、選択された信号線DLにはシフトレジスタ・トランスファゲート回路35を介して画像信号が供給される。

【0044】トランジスタ32のゲートに接続され且つトランジスタ33の一方のソース・ドレイン領域に接続する容量34は、トランジスタ32のゲートの電位をトランジスタ33がオフ状態となった際に維持する機能を有する。このようにトランジスタ33がオフとなった場合でも、ゲート電圧を維持できるために、発光ダイオード31を駆動し続けることが可能である。

【0045】ここで簡単に動作について説明する。水平のアドレス線ADDにシフトレジスタ回路36から電圧を印加してアドレスを選択すると、その選択されたラインのスイッチングトランジスタ33がオン状態となる。その時に、垂直方向に延在されている信号線DLに画像信号を電圧として加えると、その電圧がスイッチングトランジスタ33を介してトランジスタ32のゲートに到達するが、同時に容量34にもそのゲート電圧が蓄電され、その容量34がトランジスタ32のゲート電圧を維持するように動作する。水平方向のアドレス線ADDの選択動作が停止した後、すなわち選択にかかるアドレス線の電位が再び低レベルに移行して、トランジスタ33がオフ状態となった場合でも、容量34はゲート電圧を維持しつづけて、原理的には次のアドレス選択が生ずるまで、容量34は選択時のゲート電圧を保持し続けることが可能である。この容量34がゲート電圧を維持している間は、トランジスタ32はその維持された電圧に応じた動作を行い、発光ダイオード31に駆動電流を流し続けることも可能である。このように発光ダイオード31の発光している時間を長く保つことで、個々の発光ダイオードの駆動電流を低くしても画像全体の輝度を高くすることができる。

【0046】次に、第3の実施例として、本発明の画像表示装置の製造方法について図4乃至図12を参照しながら説明する。なお、この画像表示装置の製造方法は、そのまま発光素子の製造方法としても用いることができ、配線用基板上に対して実装する前工程までの説明は発光素子の製造方法の説明でもある。

【0047】図4に示すように、初めにサファイヤ基板51を用意し、図示しない低温、高圧のバッファ層を形

成した後、第2導電型クラッド層52、活性層53、第1導電型クラッド層54が順次積層される。サファイア基板51が素子形成用基板となる。ここで第2導電型クラッド層52、活性層53、第1導電型クラッド層54は、例えば青色や緑色発光ダイオードを製造する場合には、窒化ガリウム系結晶成長層とすることができる。このような各層の成長によって、サファイア基板51上にはp-n接合を有したダブルヘテロ構造の発光ダイオードが形成される。

【0048】次に、図5に示すように、フォトリソグラフィ技術を用い、さらに蒸着と反応性イオンエッチングを利用して、第2導電型クラッド層52に接続するようにn型電極55が形成され、さらに第1導電型クラッド層54に接続するようにp型電極56も形成される。各電極55、56が各素子毎に形成されたところで、各素子の周囲を分離するように分離溝57が形成される。この分離溝57のパターンは一般的に残される発光ダイオードを正形状とするために格子状となるが、これに限定されず他の形状でも良い。この分離溝57の深さはサファイア基板51の上面が露出する深さであり、第2導電型クラッド層52は該分離溝57によって分離されたものとなる。正形状とされる発光ダイオードのサイズは、その占有面積が $2.5\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされる程度の大きさであり、一辺のサイズは従って $5\mu\text{m}$ 乃至 $100\mu\text{m}$ である。

【0049】図6に示すように、一時保持用基板60を用意する。この一時保持用基板60は各発光ダイオードを転写する場合に保持するための基板である。この一時保持用基板60の表面には粘着材層61が塗布されており、その粘着材層61の表面62を既に分離溝57が形成された発光ダイオード側に圧着する。すると、粘着材層61の表面62には各発光ダイオードの表面側が粘着することになる。

【0050】次に、図7に示すように、エネルギービームとしてエキシマレーザー光などの高出力パルス紫外線レーザーをサファイア基板51の表面側から表面側に透過するように照射する。この高出力パルス紫外線レーザーの照射によって、サファイア基板51と結晶層である第2導電型クラッド層52等の界面近傍での例えば窒化ガリウム層が窒素ガスと全ガリウムとに分解し、その第2導電型クラッド層52とサファイア基板51の間の接合力が弱くなり、その結果、図8に示すように、サファイア基板51と結晶層である第2導電型クラッド層52との間を容易に剥離することができる。

【0051】サファイア基板51を剥離した後、各発光ダイオードは素子分離された状態で一時保持用基板60の粘着材層61に保持され、図9に示すように、その第2導電型クラッド層52の面を吸着用治具70で吸着する。吸着用治具70の吸着部72が第2導電型クラッド層52の裏面に接したところで、当該吸着用治具70に

設けられた吸着孔71の内部圧力を減圧することによって必要の吸着が行われる。

【0052】吸着にかかる発光ダイオードの第2導電型クラッド層52の裏面に十分に吸着したところで、吸着用治具70を一時保持用基板60から離し、図10に示すように吸着にかかる発光ダイオードを個別に一時保持用基板60から外す。

【0053】ここまですべての小さなサイズの発光素子の製造方法となるが、引き続き、配線用基板に実装することで画像表示装置が製造される。図11は、配線用基板80に吸着用治具70に吸着されている発光ダイオードを実装する直前の状態を示す図であり、この発光ダイオードは、一個の素子の占有面積が $2.5\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされる微小なサイズを以て構成されている。この段階では、配線用基板80が既に用意されており、この配線用基板80上には所要の信号線やアドレス線、電源線や接地線などの配線電極81が既に形成されている。配線用基板80は、例えばガラス基板や、合成樹脂又は絶縁層で被覆された金属基板、或いはシリコン基板等の半導体製造に汎用な基板であり、アドレス線やデータ線を求められる精度で形成可能な基板であればどのような基板であっても良い。配線電極81上には、接合用導電材82が形成されている。この接合用導電材82は圧着されることで変形しながら且つ電気的な接続を果たす材料であれば良い。

【0054】次に、図12に示すように、吸着用治具70を配線用基板80に近づけ、所要の位置に発光ダイオードを圧着させて当該発光ダイオードを実装する。この非パッケージ状態の発光ダイオードの圧着によって接合用導電材82は変形するが、確実に固定して実装を完了する。このような発光ダイオードの実装作業を全部のダイオードについて繰り返すことによりマトリクス状に画素が配列された画像表示装置が完成する。電圧保持回路についても同様の非パッケージ状態のまま実装することができ、電流保持回路を有する回路構成も容易に製造することができる。

【0055】本実施例の画像表示装置の製造方法を用いることで、窒化ガリウム基板上に形成する発光ダイオードやシリコン基板上に形成する発光ダイオードや回路素子の微小チップ化には、レーザーなどの手段が不要であり、基板裏面からの研磨、研削、化学エッチングや分離溝形成のためのエッチングの組み合わせによって微小チップを形成できる。

【0056】なお、上述の例では、発光ダイオードを1つずつ吸着して実装する例を説明したが、複数の吸着部を形成した治具を使用することで、その生産性を向上させることも可能であり、シリコン基板や化合物半導体基板上に素子を形成する場合には、エネルギービームの照射に限定されず、基板裏面からの研磨、研削、化学エッチングを用いても良い。

【0057】発光素子であるLED（発光ダイオード）は高価であるが、上述のように1枚のウェハから数多くのLEDチップを製造することによりLEDを用いた画像表示装置を低コストにできる。すなわち、LEDチップの大きさを約 $300\mu\text{m}$ 角のものを上記のように数十 μm 角のLEDチップにして、それを接続して画像表示装置を製造すれば画像表示装置の価格を下げることができる。

【0058】そこで各素子を集積度高く形成し、各素子を広い領域に転写などによって離間させながら移動させ、画像表示装置などの比較的大きな表示装置を構成する技術が有り、例えば米国特許第5438241号に記載される薄膜転写法や、特開平11-142878号公報に記載される表示用トランジスタレイパネルの形成方法などの技術が知られている。米国特許第5438241号では基板上に密に形成した素子が粗に配置し直される転写方法が開示されており、接着剤付きの伸縮性基板に素子を転写した後、各素子の間隔と位置をモニターしながら伸縮性基板がX方向とY方向に伸張される。そして伸張された基板上の各素子が所要のディスプレイパネル上に転写される。また、特開平11-142878号公報に記載される技術では、第1の基板上の液晶表示部を構成する薄膜トランジスタが第2の基板上に全体転写され、次にその第2の基板から選択的に画素ピッチに対応する第3の基板に転写する技術が開示されている。

【0059】ところが前述のような技術では、次のような問題が生ずる。まず、前述の基板上に密に形成したディバイスを粗に配置し直す転写方法は、伸縮性基板の伸長時の不動点(支点)がディバイスチップの接合面との位置になるかによって、ディバイス位置が最小でチップサイズ(≧ $20\mu\text{m}$)だけずれるという本質的な問題を抱えている。そのために、ディバイスチップ毎の精密位置制御が不可欠になる。したがって、少なくとも $1\mu\text{m}$ 程度の位置合わせ精度が必要な高精細TFTアレイパネルの形成には、TFTデバイスチップ毎の位置計測と制御を含む位置合わせに多大な時間を要する。さらに、熱膨張係数の大きな樹脂フィルムへの転写の場合には、位置決め前後の温度/応力変動によって位置合わせ精度が損なわれる。以上の理由から、従来技術として採用することには極めて大きな問題がある。

【0060】また、特開平11-142878号に記載される技術では、最終的な転写の後に配線電極などが作成される。ところが、高速動作や低コスト化のための高集積化によって薄膜トランジスタや発光素子などの素子サイズを小さくすることが求められており、素子を所要の画素ピッチの位置に配設した後で、配線層などを形成する場合では、微細化された素子チップが広げられた領域に配設されている状態で配線層を形成する必要がある。素子の位置精度の問題から配線不良などの課題が新たに噴出することになる。

【0061】そこで、微細加工された素子をより広い領域に転写する際に、転写後も位置合わせ精度が損なわれることもなく、また配線不良などの問題も解決できる素子の配列方法および画像表示装置の製造方法が必要になる。そこで、以下、かかる素子の配列方法、画像表示装置の製造方法について説明する。

【0062】〔二段階拡大転写法〕本実施形態の素子の配列方法および画像表示装置の製造方法は、高集積度をもって第一基板上に作成された素子を第一基板上で素子が配列された状態よりはるかに離間した状態となるように一時保持用部材に転写し、次いで一時保持用部材に保持された前記素子をさらに離間して第二基板上に転写する二段階の拡大転写を行う。なお、本実施形態では転写を二段階としているが、素子を離間して配置する拡大度に応じて転写を三段階やそれ以上の多段階とすることもできる。

【0063】図13と図14はそれぞれ二段階拡大転写法の基本的な工程を示す図である。まず、図13の(a)に示す第一基板90上に、例えば発光素子や液晶制御素子のような素子92を密に形成する。液晶制御素子と、最終製品として液晶パネルを形成した際に液晶の配向状態を制御する薄膜トランジスタなどの素子である。素子を密に形成することで、各基板当りに生成される素子の数を多くすることができ、製品コストを下げることができる。第一基板90は例えば半導体ウェハ、ガラス基板、石英ガラス基板、サファイア基板、プラスチック基板などの種々素子形成可能な基板であるが、各素子92は第一基板90上に直接形成したものであっても良く、他の基板上で形成されたものを配列したものであっても良い。

【0064】次に図13の(b)に示すように、第一基板90から各素子92が図中破線で示す一時保持用部材91に転写され、この一時保持用部材91の上に各素子92が保持される。ここで隣接する素子92は離間され、図示のようにマトリクス状に配される。すなわち素子92はx方向にもそれぞれ素子の間を広げるように転写されるが、x方向に垂直なy方向にもそれぞれ素子の間を広げるように転写される。このとき離間される距離は、特に限定されず、一例として後述の工程での樹脂部形成や電極パッドの形成を考慮した距離とすることができる。一時保持用部材91上に第一基板90から転写した際に第一基板90上の全部の素子が離間されて転写されるようにすることができる。この場合には、一時保持用部材91のサイズはマトリクス状に配された素子92の数(x方向、y方向にそれぞれ)に離間した距離を乗じたサイズ以上であれば良い。また、一時保持用部材91上に第一基板90上の一部の素子が離間されて転写されるようにすることも可能である。

【0065】一時保持用部材91への素子92の転写は、後述するように、所要の吸着用具およびアクチュエーターなどを用いた機械的手段を使用して行うようにする

こともでき、或いは熱や光によって軟化、硬化、架橋、劣化などの反応を生ずる樹脂などを塗布した上で熱や光を局所的に照射して剥離や接着などを生じさせて選択的に転写を行うようにしても良い。さらには、熱や光と機械的手段の組み合わせで転写するようにしても良い。一時保持用部材91と第一基板90の面同士を対峙させて転写することが一般的ではあるが、一旦、第一基板90から素子92をチップ毎にばらばらに分離し、個々の素子92を改めて一時保持用部材91に並べるようにしても良い。

【0066】このような第一転写工程の後、図13の(c)に示すように、一時保持用部材91上に存在する素子92は離間されていることから、各素子92ごとに素子周りの樹脂の被覆と電極パッドの形成が行われる。素子周りの樹脂の被覆は電極パッドを形成し易くし、次の第二転写工程での取り扱いを容易にするなどのために形成される。電極パッドの形成は、後述するように、最終的な配線が続く第二転写工程の後に行われるため、その際に配線不良が生じないように比較的大き目のサイズに形成されるものである。なお、図13の(c)には電極パッドは図示していない。各素子92の周りを樹脂93が覆うことで樹脂形成チップ94が形成される。素子92は平面上、樹脂形成チップ94の略中央に位置するが、一方の辺や角側に偏った位置に存在するものでも良い。

【0067】次に、図13の(d)に示すように、第二転写工程が行われる。この第二転写工程では一時保持用部材91上でマトリクス状に配される素子92が樹脂形成チップ94ごと更に離間するように第二基板95上に転写される。この転写も第一転写工程と同様に、所要の吸着用具やアクチュエーターなどを用いた機械的手段を使用して行うようにすることもでき、或いは熱や光によって軟化、硬化、架橋、劣化などの反応を生ずる樹脂などを塗布した上で熱や光を局所的に照射して剥離や接着などを生じさせて選択的に転写を行うようにしても良い。さらには、熱や光と機械的手段の組み合わせで転写するようにしても良い。

【0068】第二転写工程においても、隣接する素子92は樹脂形成チップ94ごと離間され、図示のようにマトリクス状に配される。すなわち素子92はx方向にもそれぞ素子の間を広げるように転写されるが、x方向に垂直なy方向にもそれぞれ素子の間を広げるように転写される。第二転写工程によって配置された素子の位置が画像表示装置などの最終製品の画素に対応する位置であるとする、当初の素子92ピッチの略整数倍が第二転写工程によって配置された素子92のピッチとなる。ここで第一基板90から一時保持用部材91での離間したピッチの拡大率をnとし、一時保持用部材91から第二基板95での離間したピッチの拡大率をmとする、略整数倍の値Eは $E=n \times m$ であらわされる。拡大

率n、mはそれぞれ整数であっても良く、整数でなくともEが整数となる組み合わせ(例えば $n=2$ 、 4 で $m=5$)であれば良い。

【0069】第二基板95上に樹脂形成チップ94ごと離間された各素子92には、配線が施される。この時、先に形成した電極パッド等を利用して接続不良を極力抑えながらの配線がなされる。この配線は例えば素子92が発光ダイオードなどの発光素子の場合には、p電極、n電極への配線を含み、液晶制御素子の場合には、選択信号線、電圧線や、配向電極線などの配線等を含む。

【0070】次に、図14は図13の二段階拡大転写法の変形例であり、第一基板90a上から一時保持用部材91aへの転写方法が異なる実施形態である。図14の(a)に示すように第一基板90a上に例えば発光素子や液晶制御素子のような素子92が密に形成される。複数の素子92は第一基板90a上ではマトリクス状に配列されており、第一基板90a自体は図13の第一基板90と同様に例えば半導体ウエハ、ガラス基板、石英ガラス基板、サファイヤ基板、プラスチック基板などの種々素子形成可能な基板であるが、各素子1は第一基板90上に直接形成したものであっても良く、他の第一基板上で形成されたものを配列したものであっても良い。

【0071】このように複数の素子92を第一基板90a上にマトリクス状に形成したところで、一時保持用部材91aへ素子92を離間しながら転写する。この場合には、第一基板90aと一時保持用部材91aが対峙するように保持され、第一基板90a上のマトリクス状に配列された複数の素子92を間引きするように転写する。すなわち、第一基板90a上のある素子92を転写する場合、その隣接した周囲の素子92は転写しないで、所要距離だけ離間した位置の素子92が第一基板90aと当該一時保持用部材91aが対峙している間に転写される。隣接した周囲の素子92はこの間引き転写で第一基板90aに残されるが、別個の一時保持用部材に対して転写することで、密に形成した素子92を無駄にすることなく有効に活用される。

【0072】一時保持用部材91aへの素子92の転写は、後述するように、所要の吸着用具やアクチュエーターなどを用いた機械的手段を使用して行うようにすることもでき、或いは熱や光によって軟化、硬化、架橋、劣化などの反応を生ずる樹脂などを塗布した上で熱や光を局所的に照射して剥離や接着などを生じさせて選択的に転写を行うようにしても良い。さらには、熱や光と機械的手段の組み合わせで転写するようにしても良い。

【0073】このような第一転写工程の後、図14の(c)に示すように、一時保持用部材91a上に存在する素子92は離間されていることから、各素子92ごとに素子周りの樹脂93の被覆と電極パッドの形成が行われ、続いて図14の(d)に示すように、第二転写工程が行われる。この第二転写工程では一時保持用部材91

a 上でマトリクス状に配される素子92が樹脂形成チップ94ごと更に離間するように第二基板95上に転写される。これら素子周りの樹脂93の被覆と電極パッドの形成と第二転写工程は図13を用いて説明した工程と同様であり、二段階拡大転写の後で所要の配象が形成される点も同様である。

【0074】これら図13、図14に示した二段階拡大転写法においては、第一転写後の離間したスペースを利用して電極パッドや樹脂固めなどを行うことができ、そして第二転写後に配象が施されるが、先に形成した電極パッド等を利用して接続不良を極力抑えながらの配象がなされる。従って、画像表示装置の歩留まりを向上させることができる。また、本実施形態の二段階拡大転写法においては、素子間の距離を離間する工程が2工程であり、このような素子間の距離を離間する複数工程の拡大転写を行うことで、実際は転写回数が増えることになる。すなわち、例えば、ここで第一基板90、90aから一時保持用部材91、91aでの離間したピッチの拡大率を $2(n+2)$ とし、一時保持用部材91、91aから第二基板95での離間したピッチの拡大率を $2(m+2)$ とすると、仮に一度の転写で拡大した範囲に転写しようとしたときは、最終拡大率が 2×2 の4倍で、その二乗の16回の転写すなわち第一基板のアライメントを16回行う必要が生ずるが、本実施形態の二段階拡大転写法では、アライメント回数は第一転写工程での拡大率2の二乗の4回と第二転写工程での拡大率2の二乗の4回を単純に加えただけの計8回で済むことになる。即ち、同じ転写倍率を意図する場合においては、 $(n+2)m$ 回だけ転写回数を減らすことができることになる。従って、製造工程も回数分だけ時間や経費の節約となり、特に拡大率の大きい場合に有益となる。

【0075】なお図13、図14に示した二段階拡大転写法においては、素子92を例えば発光素子や液晶制御素子としているが、これに限定されず、他の素子例えば電圧変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分、これらの組み合わせなどであっても良い。

【0076】「間引き転写の他の例」図15は図14の(a)と(b)で示した間引き転写の他の一例を示す図である。間引き転写は転写元の基板と転写先の基板(部材)を対峙させて選択的に素子を転写することで行われるが、転写先の基板(部材)を大きなサイズとすることで、転写元の基板上に有する素子の全部を転写先の基板(部材)に移動させることが可能である。

【0077】図15は第一転写工程での拡大率3の場合の例を示しており、第一基板90cは単位とすると一時保持用部材91cは3の二乗の9倍の面積を有する。このため転写元の基板である第一基板90c上に素子

92の全部を転写するために、全部で9回の転写が行われる。第一基板90c上にマトリクス状に配される素子92を 3×3 のマトリクス単位毎に分けて、その中の1つの素子92が一時保持用部材91cに順次転写されて最終的に全体の素子92が転写される。

【0078】図15の(a)は第一基板90c上の素子92の中 3×3 のマトリクス単位毎で第1番目の素子92が一時保持用部材91cに転写されることを模式的に示しており、図15の(b)は 3×3 のマトリクス単位毎で第2番目の素子92が一時保持用部材91cに転写されることを模式的に示している。第2番目の転写では、第一基板90cの一時保持用部材91cに対するアライメント位置が図中垂直方向にずれており、同様の間引き転写を繰り返すことで、素子92を離間させて配置することができる。また図15の(c)は 3×3 のマトリクス単位毎で第8番目の素子92が一時保持用部材91cに転写されることを模式的に示しており、図15の(d)は 3×3 のマトリクス単位毎で第9番目の素子92が一時保持用部材91cに転写されることを模式的に示している。この 3×3 のマトリクス単位毎で第9番目の素子92が転写された時点で、第一基板90cには素子92がなくなり、一時保持用部材91cにはマトリクス状に複数の素子92が離間された形で保持されることになる。以降、図13、図14の(c)、(d)の工程により、二段階拡大転写が実行される。

【0079】「樹脂形成チップ」次に、図16および図17を参照して、一時保持用部材上で形成され、第二基板に転写される樹脂形成チップについて説明する。樹脂形成チップ100は、離間して配置されている素子101の周りを樹脂102で固めたものであり、このような樹脂形成チップ100は、一時保持用部材から第二基板に素子101を転写する場合に使用できるものである。

【0080】素子101は後述するような発光素子の例であるが、皆に発光素子に限らず他の素子であっても良い。樹脂形成チップ100は略平板上でその主たる面が略正方形状とされる。この樹脂形成チップ100の形状は樹脂102を固めて形成された形状であり、具体的には未硬化の樹脂を各素子101を含むように全面に塗布し、これを硬化した後で縁の部分をダイシング等で切断することで得られる形状である。略平板状の樹脂22の表面側と裏面側にはそれぞれ電極パッド103、104が形成される。これら電極パッド103、104の形成は全面に電極パッド103、104の材料となる金属層や多結晶シリコン層などの導電層を形成し、フォトリソグラフィ技術により所要の電極形状にパターンニングすることで形成される。これら電極パッド103、104は発光素子である素子101のp電極とn電極にそれぞれ接続するように形成されており、必要な場合には樹脂102にビアホールなどが形成される。

【0081】ここで電極パッド103、104は樹脂形

成チップ100の表面側と裏面側にそれぞれ形成されているが、一方の面に両方の電極パッドを形成することも可能であり、例えば薄膜トランジスタの場合ではソース、ゲート、ドレインの3つの電極があるため、電極パッドを3つ設けはそれ以上形成しても良い。電極パッド103、104の位置が平面上ずれているのは、最終的な配線形成時に上側からコンタクトをとっても重ならないようにするためである。電極パッド103、104の形状も正方形に限定されず他の形状としても良い。

【0082】このような樹脂形成チップ100を構成すること、素子101の周りが樹脂102で被覆され平坦化によって精度良く電極パッド103、104を形成できるとともに素子101に比べて広い領域に電極パッド103、104を延在でき、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。後述するように、最終的な配線が続く第二転写工程の後に行われるため、比較的大き目のサイズの電極パッド103、104を利用した配線を行うことで、配線不良が未然に防止される。

【0083】【発光素子】図18に本実施形態で使用される素子の一例としての発光素子の構造を示す。図18の(a)が素子断面図であり、図18の(b)が平面図である。この発光素子はGaN系の成長長された素子であり、たとえばサファイア基板上に結晶成長される素子である。このようなGaN系の発光ダイオードでは、基板を透過するレーザ照射によってレーザアブレーションが生じ、GaNの窒素が気化する現象にもともなうサファイア基板とGaN系の成長層の間の界面で膜剥がれが生じ、素子分離を容易なものにできる特徴を有している。

【0084】まず、この構造については、GaN系半導体層からなる下地成長層111上に選択成長された六角錐形状のGaN層112が形成されている。なお、下地成長層111上には図示しない絶縁膜が存在し、六角錐形状のGaN層112はその絶縁膜を開口した部分にMOCVD法などによって形成される。このGaN層112は、成長時に使用されるサファイア基板の主面をC面とした場合にS面(1-101面)で覆われたピラミッド型の成長層であり、シリコンをドープさせた領域である。このGaN層112の傾斜したS面の部分はダブルヘテロ構造のクラッドとして機能する。GaN層112の傾斜したS面を露うように活性層であるInGaN層113が形成されており、その外側にマグネシウムドープのGaN層114が形成される。このマグネシウムドープのGaN層114もクラッドとして機能する。

【0085】このような発光ダイオードには、p電極115とn電極116が形成されている。p電極115はマグネシウムドープのGaN層114上に形成されるNi/Pt/AuまたはNi(Pd)/Pt/Auなどの金属材料を蒸着して形成される。n電極116は前述

の図示しない絶縁膜を開口した部分でTi/Al/Pt/Auなどの金属材料を蒸着して形成される。なお、図20に示すように下地成長層111の裏面側からn電極取り出しを行う場合は、n電極116の形成は下地成長層111の表面側には不要となる。

【0086】このような構造のGaN系の発光ダイオードは、青色発光も可能な素子であって、特にレーザアブレーションによって比較的簡単にサファイア基板から剥離することができ、レーザビームを選択的に照射することで選択的な剥離が実現される。なお、GaN系の発光ダイオードとしては、平板上や帯状に活性層が形成される構造であっても良く、上端部にC面が形成された角錐構造のものであっても良い。また、他の窒化物系発光素子や化合物半導体素子などであっても良い。

【0087】【発光素子の配列方法】次に、図19から図21までを参照しながら、発光素子の配列方法について説明する。発光素子は図18に示したGaN系の発光ダイオードを用いている。

【0088】まず、図19に示すように、第一基板121の主面には複数の発光ダイオード122がマトリクス状に形成されている。発光ダイオード122の大きさは約20 μ m程度とすることができる。第一基板121の構成材料としてはサファイア基板などのように光ダイオード122に照射するレーザの波長の透過率の高い材料が用いられる。発光ダイオード122にはp電極などまでは形成されているが最終的な配線は未だなされておらず、素子間分離の溝122gが形成されている。個々の発光ダイオード122は分離できる状態にある。この溝122gの形成は例えば反応性イオンエッチングで行う。このような第一基板121を図19に示すように一時保持用部材123に対峙させて選択的な転写を行う。

【0089】一時保持用部材123の第一基板121に対峙する面には剥離層124と接着剤層125が2層になって形成されている。ここで一時保持用部材121の例としては、ガラス基板、石英ガラス基板、プラスチック基板などを用いることができ、一時保持用部材121上の剥離層124の例としては、フッ素コート、シリコン樹脂、水性接着剤(例えばPVA)、ポリミドなどを用いることができる。また一時保持用部材123の接着剤層125としては紫外線(UV)硬化型接着剤、熱硬化型接着剤、熱可塑性接着剤のいずれからなる層を用いることができる。一例として、一時保持用部材123として石英ガラス基板を用い、剥離層124としてポリミド膜4 μ mを形成後、接着剤層125としてのUV硬化型接着剤を約20 μ m厚で塗布する。

【0090】一時保持用部材123の接着剤層125は、硬化した領域125sと未硬化領域125yが混在するように調整され、未硬化領域125yを選択転写にかかる発光ダイオード122が位置するように位置合わせされる。硬化した領域125sと未硬化領域125y

が混在するような調整は、例えばUV硬化型接着剤を露光機にて選択的に200 μ mピッチでUV露光し、発光ダイオード122を転写するところは未硬化でそれ以外は硬化させてある状態にすれば良い。このようなアライメントの後、その位置の発光ダイオード122をレーザにて第一基板121の裏面から照射して発光ダイオード122を第一基板121からレーザアブレーションを利用して剥離する。Ga_n系の発光ダイオード122はサファイヤとの界面で金属のGaと窒素に分解することから、比較的簡単に剥離できる。照射するレーザとしてはエキシマレーザ、高調波YAGレーザなどが用いられる。

【0091】このレーザアブレーションを利用した剥離によって、選択照射にかかる発光ダイオード122はGa_n層と第一基板121の界面で分離し、反対側の接着剤層125の未硬化領域125yに発光ダイオード122のp電極部分を突き刺すようにして転写される。他のレーザが照射されない領域の発光ダイオード122については、対応する接着剤層125の部分に硬化した領域125sであり、レーザも照射されていないため、一時保持用部材123側に転写されることはない。なお、図19では1つの発光ダイオード122だけが選択的にレーザ照射されているが、nピッチ分だけ離間した領域においても同様に発光ダイオード122はレーザ照射されているものとする。このような選択的な転写によっては発光ダイオード122第一基板121上に配列されている時よりも、離間して一時保持用部材123上に配列される。

【0092】次に、選択的な発光ダイオード122の第一基板121から一時保持用部材123への転写を行ったところで、図20に示すように未硬化領域125yの接着剤層125を硬化させて発光ダイオード122を固着させる。この硬化は熱や光などのエネルギーを加えることで可能である。発光ダイオード122は一時保持用部材123の接着剤層125に保持された状態で、発光ダイオード122の裏面にGa電極側(カソード電極側)になっていて、発光ダイオード122の裏面には樹脂(接着剤)がないように除去、洗浄されているため、電極パッド126を形成した場合には、電極パッド126は発光ダイオード122の裏面と電氣的に接続される。

【0093】接着剤層125の洗浄の例としては酸素プラズマで接着剤用樹脂をエッチング、UVオゾン照射にて洗浄する。かつ、レーザにてGa_n系発光ダイオードをサファイヤ基板からなる第一基板121から剥離したときには、その剥離面にGaが析出しているため、そのGaをエッチングすることが必要であり、NaOH水溶液もしくは希硝酸で行うことになる。その後、電極パッド126をパターンニングする。このときのカソード側の電極パッドは約60 μ m角とすることができる。電極パッド126としては透明電極(ITO、ZnO系な

ど)もしくはTi/Al/Pt/Auなどの材料を用いる。透明電極の場合は発光ダイオードの裏面を大きく覆っても発光をささえることがないの、パターンニング精度が粗く、大きな電極形成ができ、パターンニングプロセスが容易になる。

【0094】図21は一時保持用部材123から発光ダイオード122を第二の一時保持用部材127に転写して、アノード電極(p電極)側のピアホール130を形成した後、アノード側電極パッド129を形成し、樹脂からなる接着剤層125をダイシングした状態を示している。このダイシングの結果、素子分離溝131が形成され、発光ダイオード122は素子ごとに区分けされたものになる。素子分離溝131はマトリクス状の各発光ダイオード122を分離するため、平面パターンとしては縦横に延長された複数の平行線からなる。素子分離溝131の底部では第二の一時保持用部材127の表面が露む。第二の一時保持用部材127上には剥離層128が形成される。この剥離層128は例えばフッ素コート、シリコン樹脂、水性接着剤(例えばPVH)、ポリイミドなどを用いて作成することができる。第二の一時保持用部材127は、一例としてプラスチック基板にUV接着材が塗布してある、いわゆるダイシングシートであり、UVが照射されると粘着性が低下するものを利用できる。一時保持用部材127の裏面にエキシマレーザを照射する。これにより、例えば剥離層124としてポリイミドを形成した場合は、ポリイミドと石英基板の界面でポリイミドのアブレーションとして剥離が発生して、各発光ダイオード122は第二の一時保持用部材127側に転写される。

【0095】このプロセスの例として、第二の一時保持用部材127の表面を酸素プラズマで発光ダイオード122の表面が露出してくるまでエッチングする。またピアホール130の形成はエキシマレーザ、高調波YAGレーザ、炭酸ガスレーザを用いることができる。このとき、ピアホールは約3~7 μ mの径を開けることになる。アノード側電極パッドはN/Pt/Auなどで形成する。ダイシングプロセスは通常のブレードを用いたダイシング、200 μ m以下の幅の狭い切り込みが必要となときには上記レーザを用いたレーザによる加工を行う。その切り込み幅は画像表示装置の画素内の樹脂からなる接着剤層125で覆われた発光ダイオード122の大きさに依存する。一例として、エキシマレーザにて幅約40 μ mの溝加工を行い、チップの形状を形成する。

【0096】次に、機械的手段を用いて発光ダイオード122が第二の一時保持用部材127から剥離される。図22は、第二の一時保持用部材127上に配列している発光ダイオード122を吸着装置133でピックアップするところを示した図である。このときの吸着部135は画像表示装置の画素ピッチにマトリクス状に開口して、発光ダイオード122を多数個、一括で吸着で

きようになっている。このときの開口径は、例えば約 $\phi 100\mu\text{m}$ で $600\mu\text{m}$ ピッチのマトリクス状に開口されて、一括で約 300 個を吸着できる。このときの吸着孔 135 の部材は例えば、N1 電鋸により作製したもので、もしくは SUS などの金属板 132 をエッチングで穴加工したものが使用され、金属板 132 の吸着孔 135 の奥には、吸着チャンパ 134 が形成されており、この吸着チャンパ 134 を負圧に制御することで発光ダイオード 122 の吸着が可能になる。発光ダイオード 122 はこの段階で樹脂からなる接着剤層 125 で覆われており、その上面は略平坦化されており、このために吸着装置 133 による選択的な吸着を容易に進めることができる。

【0097】図 23 は発光ダイオード 122 を第二基板 140 に転写するところを示した図である。第二基板 140 に装着する際に第二基板 140 にあらかじめ接着剤層 136 が塗布されており、その発光ダイオード 122 下面の接着剤層 136 を硬化させ、発光ダイオード 122 を第二基板 140 に固定して配列させることができる。この装着時には、吸着装置 133 の吸着チャンパ 134 が圧力の高い状態となり、吸着装置 133 と発光ダイオード 122 との吸着による結合状態は解放される。この接着剤層 136 は UV 硬化型接着剤、熱硬化性接着剤、熱可塑性接着剤などによって構成することができる。発光ダイオード 122 が配列される位置は、一時保持用部材 123、127 上での配列よりなわち離間したものととなる。このとき接着剤層 136 の樹脂を硬化させるエネルギーは第二基板 140 の裏面から供給される。UV 硬化型接着剤の場合は UV 照射装置にて、熱硬化性接着剤の場合はレーザーにて発光ダイオード 122 の下面の硬化させ、熱可塑性接着剤の場合は、同様にレーザー照射にて接着剤を溶融させ接着を行う。

【0098】また、第二基板 140 上にシャドウマスクとしても機能する電極層 137 を配設し、特に電極層 137 の両面側の表面すなわち当該画像表示装置を見る人がいる面の面に黒クロム層 138 を形成する。このようにすることで画像のコントラストを向上させることができると共に、黒クロム層 138 でのエネルギー吸収率を高くして、選択的に照射されるビーム 153 によって接着剤層 136 が早く硬化するようにすることができる。この転写時の UV 照射としては、UV 硬化型接着剤の場合は約 $1000\text{mJ}/\text{cm}^2$ を照射する。

【0099】図 24 は RGB の 3 色の発光ダイオード 122、141、142 を第二基板 140 に配列させ絶縁層 139 を塗布した状態を示す図である。図 22 および図 23 で用いた吸着装置 133 をそのまま使用して、第二基板 140 にマウントする位置をその色の位置にずらすだけでマウントすると、画素としてのピッチは一定のまま 3 色からなる画素を形成できる。絶縁層 139 としては透明エポキシ接着剤、UV 硬化型接着剤、ポリイ

ドなどを用いることができる。3 色の発光ダイオード 122、141、142 は必ずしも同じ形状でなくとも良い。図 24 では赤色の発光ダイオード 141 が六角形の GaN 層を有しない構造とされ、他の発光ダイオード 122、142 とその形状が異なっているが、この段階では各発光ダイオード 122、141、142 は既に樹脂形成チップとして樹脂からなる接着剤層 125 で覆われており、素子構造の違いにもかかわらず同一の取り扱いが実現される。

【0100】図 25 は配線形成工程を示す図である。絶縁層 139 に開口部 145、146、147、148、149、150 を形成し、発光ダイオード 122、141、142 のアノード、カソードの電極パッドと第二基板 140 の配線用の電極層 137 を接続する配線 143、144、151 を形成した図である。このときに形成する開口部すなわちビアホールは発光ダイオード 122、141、142 の電極パッド 126、129 の面積を大きくしているのでビアホール形状は大きく、ビアホールの位置精度も各発光ダイオードに直接形成するビアホールに比べて粗い精度で形成できる。このときのビアホールは約 $60\mu\text{m}$ 角の電極パッド 126、129 に対して、約 $\phi 20\mu\text{m}$ のものを形成できる。また、ビアホールの深さは配線基板と接続するもの、アノード電極と接続するもの、カソード電極と接続するものの 3 種類の深さがあるのでレーザーのバルス数で制御し、最適な深さを開口する。その後、保護層を配線上に形成し、画像表示装置のパネルは完成する。このときの保護層は図 25 の絶縁層 139 と透明エポキシ接着剤などの同様の材料が使用できる。この保護層は加熱硬化し配線を完全に覆う。この後、パネル端部の配線からドライバ IC を接続して駆動パネルを製作することとなる。

【0101】上述のような発光素子の配列方法においては、一時保持用部材 123 に発光ダイオード 122 を保持させた時点で既に、素子間の距離が大きくなり、その広がった間隔を利用して比較的大きな電極パッド 126、129 などとを設けることが可能となる。それら比較的大きな電極パッド 126、129 を利用した配線が行われるために、素子サイズに比較して最終的な装置のサイズが著しく大きな場合であっても容易に配線を形成できる。また、本実施形態の発光素子の配列方法では、発光素子の間隔が硬化した接着剤層 125 で被覆され平坦化によって精度良く電極パッド 126、129 を形成できるとともに素子に比べて広い領域に電極パッド 126、129 を延在させ、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。また、発光ダイオード 122 の一時保持用部材 123 への転写には、GaN 系材料がサファイヤとの界面で金属の G と窒素と分解することを利用して、比較的簡単に剥離できる。

【0102】〔液晶制御素子の配列方法〕次に、図 26

から図31までを参照しながら、液晶制御素子の配列方法について説明する。液晶制御素子とは、本実施形態において具体的には、最終製品として液晶パネルを形成した際に液晶の配向状態を制御する薄膜トランジスタである。

【0103】先ず図26に示すように、石英ガラス基板などの第一基板161上にはアモルファスシリコン膜162が形成される。このアモルファスシリコン膜162は後の工程で犠牲となる剥離膜である。このアモルファスシリコン膜162上には下地絶縁膜としてシリコン酸化膜163が形成され、その上に薄膜トランジスタ164がマトリクス状に密に形成される。薄膜トランジスタ164はポリシリコン膜上にゲート酸化膜、ゲート電極を形成して、ポリシリコン膜にソース・ドレイン領域を形成したものである。これら薄膜トランジスタ164は素子分離されており、例えば反応性イオンエッチングなどの方法によって素子分離用の溝がアモルファスシリコン膜162の一部を露出する程度に形成される。

【0104】次に図27に示すように、このような第一基板161を一時保持用部材165に對峙させて選択的な転写を行う。一時保持用部材165の第一基板161に對峙する面には剥離層166と接着剤層167が2層になって形成されている。ここで一時保持用部材165の例としては、ガラス基板、石英ガラス基板、プラスチック基板などを用いることができ、一時保持用部材165上の剥離層166の例としては、フッ素コート、シリコン樹脂、水溶性接着剤（例えばPVAc）、ボリミドなどを用いることができる。また一時保持用部材165の接着剤層167としては紫外線（UV）硬化型接着剤、熱硬化性接着剤、熱可塑性接着剤のいずれからなる層を用いることができる。

【0105】一時保持用部材165の接着剤層167は、硬化した領域167sと未硬化領域167yが混在するように調整され、未硬化領域167yに選択転写にかかる薄膜トランジスタ164が位置するように位置合わせされる。硬化した領域167sと未硬化領域167yが混在するような調整は、例えばUV硬化型接着剤を露光機にて選択的に露光し、薄膜トランジスタ164を転写することによる未硬化でそれ以外は硬化させてある状態にすれば良い。このようなアライメントの後、その位置の薄膜トランジスタ164をレーザーにて第一基板161の裏面から照射して薄膜トランジスタ164を第一基板161からレーザーアブレーションを利用して剥離する。照射するレーザーとしてはエキシマレーザー、高調波YAGレーザーなどが用いられる。

【0106】このレーザーアブレーションを利用した剥離によって、選択照射にかかる薄膜トランジスタ164は反対側の接着剤層167の未硬化領域167yに転写される。他のレーザーが照射されない領域の薄膜トランジスタ164については、対応する接着剤層167の

分が硬化した領域167sであり、レーザーも照射されていないために一時保持用部材165側に転写することはない。なお、図27では1つの薄膜トランジスタ164だけが選択的にレーザー照射されているが、nピッチ分だけ離開した領域においても同様に薄膜トランジスタ164はレーザー照射されて転写されているものとする。このような選択的な転写によって薄膜トランジスタ164は第一基板161上に配列されている時よりも離開して一時保持用部材165上に配列される。

【0107】次に、選択的な薄膜トランジスタ164の第一基板161から一時保持用部材165への転写を行ったところで、図28に示すように未硬化領域167yの接着剤層167を硬化させてを固着させる。この硬化は熱や光などのエネルギーを加えることで可能である。薄膜トランジスタ164は一時保持用部材165の接着剤層167に保持された状態で、露光に保持される。

【0108】図29に示すように、次に一時保持用部材165から第2の一時保持用部材168に薄膜トランジスタ164を転写する。第2の一時保持用部材168は薄膜トランジスタ164の薄膜半導体層を第2基板上に載せるために使用され、特に薄膜トランジスタ164の表層が問題とならない場合には、第2の一時保持用部材168は使用しなくとも良い。一時保持用部材165から第2の一時保持用部材168に転写される場合には、個々の薄膜トランジスタ164で分離できるように、分離溝167gが形成される。分離溝167gの底部には剥離層166まで至っている。または、分離溝167gは剥離層166も分離する。

【0109】この剥離層166で剥離させることで、一時保持用部材165から第2の一時保持用部材168に薄膜トランジスタ164を転写し（図30）、続いて、図示しない吸着手段によって第二基板上に離開しながら転写する（第二転写工程）。この工程は前述の発光素子の配列方法における図22によって示す工程と同様である。

【0110】最後に、図31に示すように、ガラス基板や透明プラスチック基板などの第二基板176上に、薄膜トランジスタ164を離開して形成し、ゲート電極線とソース電極、ドレイン電極を形成して、薄膜トランジスタ164のソース、ドレインと接続する。その上に透明電極膜172、配向膜173を形成し、反対側には対向基板169とその表面に透明電極膜175、配向膜174を形成したものを對峙させ、液晶を封入して液晶パネルを作成する。第二基板176上の薄膜トランジスタ164は液晶の制御素子として機能する。第二基板176上で薄膜トランジスタ164は二段階の拡大転写によって十分に離開されており、第一転写工程と第二転写工程のそれぞれで離開した転写が行われる。本実施形態の二段階拡大転写法では、同じ転写倍率を意図する場合においては、第一転写工程と第二転写工程の拡大率をn

倍、 m 倍とすると、1回でそれだけ拡大する場合に比べて、 $(n+m)^2 = n^2 + 2nm + m^2$ であることから、必ず $2nm$ 回だけ転写回数を減らすことができることになる。従って、製造工程も回数分だけ時間や経費の節約となり、特に拡大率の大きい場合に有益となる。

【0111】ところで、発光ダイオードなどの発光素子をマトリクス状に配列して素子を構成した画像表示装置を製造する場合、配線用基板上に個々の発光素子を実装して製造する装置がいくつか知られている。

【0112】図32は発光ダイオードの実装形態として、特許第2895566号の明細書および図面に開示される発光ダイオードである。この素子は同一側面に正負一対の電極部を有するいわゆるフリップチップ方式の発光ダイオードの例であり、リードフレーム200は間隔を隔てて並列に配設された正負一対の電極を形成するリード部材201、206により構成されている。両リード部材201、206にはそれらの先端部202、207に発光チップ190を載置する平坦部203、208が形成されている。また、平坦部203、208に続く側面にはそれぞれ平坦部203、208から外側に傾斜して反射部204、209が一体的に形成されている。GaN青色発光チップである発光チップ190の各電極部分にはんだパンプ205を介して負極となるリード部材201および正極となるリード部材206にそれぞれ接合されている。

【0113】図33は特開平9-293904号公報において説明されるチップタイプLED（発光ダイオード）の例を示す。これは導電層を形成した絶縁性のセラミックス支持部材211の上にLED素子213を載置し、LED素子213の電極214と電極端子212をワイヤー215でワイヤーボンディングし、キャビティ内に封止樹脂216を満たして固化した構造を有する。

【0114】図34は同じく特開平9-293904号公報に開示されるチップタイプLEDの例である。セラミックスの支持部材221に一対の電極端子222が形成されており、LED素子223の表面の一対の電極224は導電性のろう材225によりフリップチップ接続されている。LED素子223はセラミックス支持部材と強固に接合させるためにLED素子と支持体の隙間に封止樹脂226が注入されている。

【0115】しかしながら、このような発光ダイオードをマトリクス状に配列して画像表示装置を製造する場合、発光ダイオードを個別にパッケージに収納してから、平面型画像表示装置などへの組み立てのためにアレイ状に複数の発光ダイオードを並べて実装する必要がある。LEDチップはウェハの状態から個々のチップ毎にダイシングされ、それぞれパッケージに封止されるために、1個のLEDチップはベアチップの状態では三角の大きさであり、パッケージに収納した状態で

は数ミリ程度のサイズがある。その結果、一画素の大きさも大きくなって解像度が低下してしまい、高精細で小型の画像表示装置には組み立てられないものとなっていた。また、発光ダイオードがGaN系の窒化物半導体である場合、通常サファイヤ基板上に発光ダイオードを形成するため、パッケージはサファイヤ基板の厚みよりも厚い厚みになっていた。

【0116】そこで、高精細な画像表示を可能とし、しかも短時間で製造でき且つ製造プロセス上のコストも削減可能である発光素子の実装方法について説明する。

【0117】例1

図35は発光素子の実装方法を工夫した画像表示装置の一例を示す要部断面図である。本例の画像表示装置は、図35に示すようにフルカラー対応のカラー画像表示装置231であり、個々の発光素子として赤、緑、青のそれぞれの発光可能な発光ダイオードをマトリクス状に配列したものである。

【0118】本例の画像表示装置231においては、ガラス基板もしくはプラスチック基板からなる配線用基板240の基板上面241には、あらかじめ所要の配線パターンを有して形成された配線層247、248が形成されている。ここで配線層248はp電極に信号を供給するための配線であり、配線層247はn電極に信号を供給するための配線である。これら配線層247、248の一方は共通化することもできる。

【0119】配線層248上には、結晶成長時の状態とは倒置して配設された結晶成長層243がp電極244を介して配されている。結晶成長層243は後述するように、選択成長によってマスク層の窓部を介し、倒置されて上側に位置してなる下地成長層245から成長した層である。この結晶成長層243はワルツ鉱型の結晶構造を有する窒化物半導体材料であるシリコン面下のGaN層を材料とし、その傾斜した側面がS面（1-101面）で覆われた六角錐形状を呈する。また、図35は断面図であるため、結晶成長層243の断面は倒置した略正三角形形状となる。

【0120】この結晶成長層243には活性層をn型半導体層とp型半導体層で挟んだ発光領域が形成される。活性層は倒置した六角錐形状の成長方向に対して成長される。本例では、隣接する発光素子の活性層のバンドギャップエネルギーは異なっており、それぞれ赤色、緑色、青色のいずれかの発光色に対応したものとされているが、その他の構造や寸法はほぼ同一である。

【0121】六角錐形状の結晶成長層243は結晶成長時の向きと比べて基板主面の法線方向において上下逆となるように配線用基板240上に実装される。従って、六角錐形状の底面が丁度上面となり、上面が光の取出し側となる。詳しくは、六角錐形状の結晶成長層243は結晶成長時に用いられる図示しないマスク層の窓部を介して下地成長層245とつながっており、そのマスク層

の窓部がそのまま光の取出し口となる。

【0122】下地成長層245は選択成長の種層として機能するが、マスク層の窓部を介して結晶成長層243とも接続して下地成長層245の平坦な上面は光取出し面250としても利用される。さらに下地成長層245はn電極側の配線の一部としても機能し金属層からなるn電極249と結晶成長層243との間の電流経路となる。n電極249は発光素子の倒置によって下地成長層245の下部に位置するが、結晶成長層243がn電極249よりは大きく成長した層であることから、n電極249の下部のバンプ246を形成して、結晶成長層243と高さを含わせるようにしている。バンプ246はメッキ工程などを利用して形成される接続部であり、電解もしくは無電解によりCu、Niなどのバンプを約10ミクロンの高さで形成したものであり、その表面は酸化防止のために約0.1ミクロンのAuメッキが施されている。バンプ246の下部は実装時に基板主面241上に配設された配線層247に接続する。

【0123】バンプ246の周囲や配線層247、248の周囲、さらには結晶成長層243の周囲には素子の機能の上では空隙部が形成されるが、その空隙部は本例の画像表示装置では熱硬化接着剤や紫外線硬化型接着剤などの接着剤からなる接着剤層242で充満される。

【0124】図36は本例の画像表示装置に実装される個々の発光ダイオードを示す図であり、(A)が素子の断面図であり、(B)が素子の上面図である。図35に示した画像表示装置では複数の配列された発光ダイオードがそれぞれ倒置されて実装されるため、図36のものは基板主面の法線方向において上下逆となる。

【0125】ここで図36に示す発光ダイオードについて説明すると、配線用基板240とは異なる例えばサファイア基板などの成長用基板を用い、好ましくは下地成長層245上に六角形形状または六角角形状の結晶成長層243を形成するに選択成長法が用いられる。結晶成長層243を選択成長によって形成する場合、容易に結晶成長層243は基板主面に対して傾斜した例えばS面などの傾斜結晶面を有した構造を呈する。特にS面はC面の上に選択成長した際に見られる安定面であり、比較的に得やすい面であって四方晶系の面指数では(1, -1, 0, 1)面である。このS面について、窒化ガリウム系化合物半導体で結晶層を構成した場合には、S面でのバンド数は最も多いものとなる。従って、実効的にV/III比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた軌位が曲がることもあり、欠陥の低減にも有利となる。

【0126】ここで結晶成長層243は、第1導電型層、活性層251、及び第2導電型層252からなる発光領域を形成可能な材料層であれば良く、特に限定されるものではないが、その中でもウルツ鉱型の結晶構造を

有することが好ましい。このような結晶層としては、例えばIII族系化合物半導体やBeMgZnCdS系化合物半導体、BeMgZnCdO系化合物半導体を用いることができ、更には窒化ガリウム(GaN)系化合物半導体、窒化アルミニウム(AlN)系化合物半導体、窒化インジウム(InN)系化合物半導体、窒化インジウムガリウム(InGaN)系化合物半導体、窒化アルミニウムガリウム(AlGaN)系化合物半導体を好ましくは形成することができ、特に窒化ガリウム系化合物半導体などの窒化物半導体が好ましい。なお、本発明において、InGaN、AlGaN、GaNなどは必ずしも、3元結晶のみ、2元結晶のみの窒化物半導体を指すのではなく、例えばInGaNでは、InGaNの作用を劣化させない範囲での微量のAl、その他の不純物を含んでも本発明の範囲であることはいうまでもない。

【0127】この結晶層の選択成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法(MOCVD(MOVPE)法)や分子線エビタキシ法(MBE法)などの気相成長法や、ハイドライド気相成長法(HIVPE法)などを用いることができる。その中でもMOCVD法によると、迅速に結晶性の良いものが得られる。MOCVD法では、GaソースとしてTMG(トリメチルガリウム)、TEG(トリエチルガリウム)、AlソースとしてはTMA(トリメチルアルミニウム)、TEA(トリエチルアルミニウム)、InソースとしてはTMI(トリメチルインジウム)、TEI(トリエチルインジウム)などのトリアルキル金属化合物が多く使用される。窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはSiであればシリコンガス、Geであればゲルマニウムガス、MgであればCp2Mg(シクロペンタジエニルマグネシウム)、ZnであればDEZ(ジエチルジメチルジケルゲル)などのガスが使用される。MOCVD法では、これらのガスを例えば600°C以上に加熱された基板の表面に供給して、ガスを分解することにより、InAlGaN系化合物半導体をエビタキシャル成長させることができる。

【0128】具体的な選択成長法としては、下地成長層245の上に薄いマスク層を形成し、そのマスク層を選択的に開口して窓領域を形成することも、選択成長が可能である。マスク層は例えば酸化シリコン層または窒化シリコン層によって構成することができる。窓領域はマスク層に形成される開口部であり、例えば六角形とすることができるが、他の形状、たとえば円形状、正方形、三角形、矩形、菱形、楕円形状およびこれらの変形形状などの種々の形状にすることができる。マスク層の窓領域からの選択成長では、横方向に結晶成長が進むことから、貫通転位を抑える利点も生ずる。

【0129】本発明の画像表示装置に用いられる発光ダ

イオードにおいては、活性層 251 は傾斜した結晶面に平行な面内に延在し、目づつ第 1 導電層と第 2 導電層 252 に挟まれた構造とされる。活性層 252 は結晶成長層 243 に形成されるが、結晶成長層 243 に形成されることは、結晶成長層 243 に対して半導体層を積層する場合と、結晶成長層の内部や表面の形成する場合の両方を含む。

【0130】第 1 導電層は p 型又は n 型のクラッド層であり、第 2 導電層はその反対の導電型である。例えば結晶成長層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合は、n 型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上に InGaAs 層を活性層 251 として形成し、さらにその上に p 型クラッド層としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造をとることができる。活性層 251 である InGaAs 層を AlGaIn 層で挟む構造とすることも可能である。また、活性層 251 は単一のバルク活性層で構成することも可能であるが、単一極子井戸 (SQW) 構造、二重極子井戸 (DQW) 構造、多重極子井戸 (MQW) 構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層 251 を InGaAs 層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこの InGaAs 層は、窒素原子の脱離しにくい構造である上面の上での成長では特に結晶化しやすいため結晶性も良くなり、発光効率を上げることが出来る。

【0131】結晶成長層 243 上に形成される p 電極 244 は活性層 251 に電流を注入するための電極であるが、本例においては、傾斜した結晶面を有する傾斜結晶面の表面に被着されて、最終的には発光ダイオード素子自体が倒置されることから、p 電極 244 は上向きに開いた反射膜としても機能し、発光ダイオード素子自体が倒置される構造から光取出し効率の向上を図ることができる。

【0132】本例の画像表示装置においては、各発光ダイオード素子が結晶成長時とは倒置されて配線用基板 240 上に配設される。この時、平坦な下地成長層 245 の上面が結晶成長層 243 の活性層 251 からの光の光取出し面 250 として機能し、p 電極 244 の反射膜としての機能も手伝って光取出し効率を高くすることができる。結晶成長層 243 は選択成長による六角錐形状を有するが、n 電極 249 側にはパンプ 246 が配設されており、発生した光の光取出し面 250 として機能する各素子毎の下地成長層 245 をほぼ面一にすなわち水平に同じ高さに係つことができ、さらに接着剤 242 で周囲を固めることで結晶成長層 243 などが傾いてしまうような問題も未然に防止できる。

【0133】各発光ダイオード素子は素子完成後に実装

されるため、たとえば欠陥のある素子を実装しないようにすることで、画像表示装置の全体に歩留まりは向上する。また、パンプ 246 によって素子は正負一対の電極が配線用基板 240 側に集められた構造になり、電極が光取出しのための面積を減ずることない。この点から本例の画像表示装置は高精度なカラー表示が可能であり、製造プロセス上も選択成長の利点を巧みに取り込んだものとなっている。

【0134】なお、本例の画像表示装置において、n 電極 249 やパンプ 246 などは隣接するダイオード間で共通としても良く、また、下地成長層 245 は隣接する素子間で共通で分離されていない構造であっても良い。また、本例では、画像表示装置はカラー表示であるとしたが、2 色表示の装置や、RGB 以外の発光色の組み合わせにかかる画像表示装置であっても良い。また、各ダイオードを駆動するための選択トランジスタなどを配線用基板 240 上に配することも可能である。

【0135】また、本例において素子は、発光素子としての説明したが、これに限定されずに、基板上に倒置される素子はトランジスタやその他の半導体素子であっても良く、このような素子を配した素子実装基板を構成し、後の工程で画像表示装置やその他の半導体装置を完成させても良い。

【0136】例 2

本例は、例 1 の画像表示装置の異なる構造の発光ダイオードを用いた構造の装置である。本例の画像表示装置は、図 37 に示すように、配線用基板 260 の基板主面 261 上に配線層 268、269 が形成され、それら配線層 268、269 上にはそれぞれパンプ 266、267 が形成され、パンプ 266、267 の上側には電極 264、n 電極 265 を介して結晶成長層 263 が接続されている。結晶成長層 263 は略平板状であり、図示しない活性層が延在されており、p 電極 264、n 電極 265 を活性層を挟む第 1 導電層、第 2 導電層に電気的に接続するように形成した後、倒置され、結晶成長層 263 の下面に位置する p 電極 264、n 電極 265 がパンプ 266、267 の上部に接続する。パンプ 266、267 の周囲は例 1 と同様 に 熱硬化接着剤や紫外線硬化型接着剤などの接着剤からなる接着剤層 262 で充填されている。

【0137】本例の画像表示装置においては、p 電極 264、n 電極 265 がパンプ 266、267 に接続され、光を発生させる結晶成長層 263 を水平に同じ高さに係つことができ、さらに接着剤層 262 で周囲を固めることで結晶成長層 263 などが傾いてしまうような問題も未然に防止できる。また、各発光ダイオード素子は素子完成後に実装されるため、たとえば欠陥のある素子を実装しないようにすることで、画像表示装置の全体に歩留まりは向上する。また、パンプ 266、267 によって素子は正負一対の電極が配線用基板 260 側に集め

られた構造になり、電極が光取出しのための面積を減ずることもない。この点から本実施例の画像表示装置は高精細なカラー表示が可能である。

【0138】例3

本例は例1の画像表示装置の製造方法の例であり、図38乃至図46を参照しながらその工程順に説明する。

【0139】図38に示すように、C面を主面とするサファイヤ基板からなる成長用基板270が使用され、その成長用基板270上に低温と高温のバッファ層などからなる下地成長層271が形成され、その下地成長層271を覆ってシリコン酸化膜または窒化膜からなるマスク層が形成され、そのマスク層下には結晶成長させる領域に対応して窓領域が形成される。次いで、窓領域からの選択成長による結晶成長から側面が傾斜したS面で覆われた六角錐形状の結晶成長層272が得られ、この結晶成長層272に図示しない第1導電層、活性層、および第2導電層が形成され、さらに、p電極273が例えばN⁺i/P⁺/Auなどの多層金属膜によって構成され、n電極274が例えばTi⁺/Al⁺/P⁺/Auなどの多層金属膜によってマスク層を開いた部分に形成される。p電極273は例えば蒸着によって形成されるが、他方のn電極274はリフトオフなどの手法を用いて形成される。

【0140】このようにp電極273とn電極274を形成した後、成長用基板270上の下地成長層271は素子毎に分離される。この素子毎の分離には例えば反応性イオンエッチングが用いられる。各素子のチップサイズについて、例示すると、素子自体は例えば20ミクロン角程度のサイズであるが、チップのピッチは約25ミクロン程度となる。

【0141】次に、成長用基板270の全面にレジスト層275を形成し、この時のレジスト層275の厚みをp電極273の頂点部分の高さと同程度とする。次いでレジスト層275の前記n電極274に対応した領域を開き、図39に示すように開口部276を当該レジスト層275に形成して底部に前記n電極274を露出させる。

【0142】レジスト層275の開口部276に、パンプ277をメッキ工程などを利用して形成する。すなわち、このパンプ277はメッキ工程などを利用して形成される接線部であり、電解もしくは無電解によりCu、Niなどのパンプを約10ミクロンの高さで形成したものであり、その表面は酸化防止のために約0.1ミクロンのAuメッキが施されている。メッキパンプ277の形成後、図40に示すように、レジスト層275が除去される。

【0143】レジスト層275の除去後、図41に示すように、例えばガラス基板などによって構成される転写用基板280上に転写材278が塗布されたものを用意し、先のパンプ277を形成した成長用基板270を転

写用基板280に対向させる。ここで転写材278は粘着材などであり、次に照射されるレーザー光の波長に対して吸収の低い材料が好ましい。これはレーザー光によるアブレーションが低く、分離した発光素子の位置精度が良好となるからである。成長用基板270と転写用基板280の主面同士を対向させたところで、成長用基板270の裏面すなわち発光素子の裏面からKrFエキシマレーザー或いは三倍波YAGレーザーなどのレーザー光を照射する。このレーザー光の照射によって下地成長層271と成長用基板270の界面には、素子が発生し、発光ダイオードは素子ごと分離される。

【0144】このレーザー光の照射によって分離された各発光ダイオードは、図42に示すように、転写材278に埋められながら転写用基板280に一時的に保持される。このとき、下地、成長用基板270が剥がれた面である下地成長層271の上面には、Ga層281が付着している。この下地成長層271の上面は光取出し面となることから、Ga層281を除去する必要があるが、エッチングなどが施される。このエッチングはアルカリ系、もしくは酸系にいずれでも良いが、転写材278の溶着強度が低下することのないようにエッチング度が選定される。

【0145】画像表示装置はRGBの単色の発光素子を規則的に配列させて構成されることから、図43に示すように、配線用基板の電極ピッチに合わせて、選択的に転写用基板280から発光素子を取り出す。これは転写用基板280の基板上に保持された発光ダイオードは同一で単色の発光波長を有するとの前提によるものであり、異なる発光波長の素子を実装するためには、たとえば複数枚の転写用基板280が使用される。本例では、選択的な発光素子の取り出しのために、吸着ヘッド282が使用される。吸着ヘッド282の先端部284には、吸引孔283が形成され、先端部284にピッチは配線用基板の電極ピッチに沿ったものとなっている。吸着ヘッド282の先端部284は吸引孔283の周囲で平坦とされ、その平坦な部分に発光素子の光取出し面となる下地成長層271の上面が吸着される。この吸着作業は、鋼タの素子毎に行うことも可能であるが、本例のように、配線用基板の電極ピッチに合わせて複数枚の発光素子を同時に吸着させるようにすることもでき、本例を利用することで製造プロセスを簡略化して製造コストを低減できる。

【0146】配線用基板の電極ピッチに合致した複数枚の発光素子は、図44に示すように、配線用基板290のところで運ばれ、該配線用基板290の主面に垂直な方向から基板主面に対して各素子が接着される。配線用基板290の主面には予め配線層291、292が形成されており、吸着ヘッド282が各素子を配線用基板290の主面に圧着した後、開放すると各発光素子は配線用基板290に接合される。配線用基板290の主

には接着剤 293 が塗布されており、各素子を配線用基板 290 の主面で保持するのに寄与する。ここで接着剤 293 は例えば熱硬化型接着剤や紫外線硬化型接着剤である。

【0147】このような配線用基板 290 の主面への搬送を 3 原色の各素子について行くと、図 45 に示す状態となる。この時点で隣接する素子は発光する光に被覆は異なるものとされる。各素子はパンプ 277 を用いて基板主面に対して水平に維持されたまま確実に実装される。

【0148】次いで、加圧ヘッド 295 を各素子の光取出し側である下地成長層 271 の上面から押し付け、接着剤 293 を硬化させる。接着剤 293 が熱硬化型接着剤の場合は、加圧ヘッド 295 としてパルスヒートで加熱する加熱加圧ヘッドとすることができ、紫外線硬化型接着剤の場合には加圧しながら配線用基板 290 の裏面側から紫外線を照射することが望ましい。または、加圧ヘッド 295 をガラスや石英ガラスなどの光透過材料で構成し、上側から紫外線を照射するようにすることもできる。

【0149】本例の画像表示装置の製造方法においては、配線用基板 290 の電極ピッチに合わせた複数の発光素子が一括して配線用基板 290 の上面に実装されるため、その製造コストを低減できるとともに短時間で製造が可能である。また、各素子はパンプ 277 を用いて確実に水平に実装され、傾いたりすることもなく、またアライメントのためのマージンも小さくて良くなることから、高精度に発光素子を配列されることができ、また、パンプ 277 を用いて確実な電気配線や、光取出し効率の最大化も図ることができる。

【0150】また、転写用基板 280 に保持されている状態で、発光素子の検査を行うことができ、不良な素子を早期に除去して歩留まりを改善できる。また、G 画層の除去を配線用基板 290 への実装前に行うことができ、エンタングで配線用基板 290 を損傷するような問題も回避できる。

【0151】例 4

本例は、図 47 および図 48 に示すように、配線用基板の電極ピッチに合わせて発光素子を形成し、直接配線用基板に実装する例である。

【0152】図 47 に示すように、成長用基板 305 上には配線用基板の電極ピッチに合わせて発光素子が形成されている。発光素子は前述の実施例と同様に下地成長層 311 上に六角錐状の結晶成長層 312 が形成され、結晶成長層 312 上には p 電極 313 が下地成長層 311 上には更に n 電極 314 が形成され、p 電極 313 と高さを同程度とするためのパンプ 315 が形成されている。成長用基板 305 上には複数の発光素子が形成され、その間隔が配線用基板 301 の電極層 303、302 のピッチに対応したものとなっている。

【0153】発光素子が形成された成長用基板 305 を配線用基板 301 と対向させ、成長用基板 305 の裏面から KrF エキシマレーザーあるいは三倍波 YAG レーザーなどのレーザー光を照射することで、下地成長層 311 と成長用基板 305 の界面には、素子が発生し、発光素子は素子ごと分離され、配線用基板 301 に保持される。

【0154】図 48 は発光素子が配線用基板 301 に保持された状態を示しており、以後、他の波長の発光素子についても実装を行い、接着剤 307 を硬化させることで画像表示装置が完成する。このとき G 画層 316 が下地成長層 311 の上面に形成されていることから、接着剤層 307 が紫外線硬化型の場合では、配線用基板 301 の裏面側から紫外線を照射する。接着剤層 307 が熱硬化型の場合では、例 3 と同じ条件での硬化工程が良い。接着剤層 307 が硬化した後で G 画層 316 を除去することで、配線用基板 301 へのダメージを著しく低減できる。

【0155】例 5

20 本例は、図 49 に示すように、配線用基板の電極ピッチに合わせて選択的にレーザー光を照射して、発光素子を直接配線用基板に実装する例である。

【0156】図 49 に示すように、成長用基板 328 上には発光素子が複数形成されており、発光素子は前述の例と同様に下地成長層 327 上に六角錐状の結晶成長層 324 が形成され、結晶成長層 324 上には p 電極 326 が下地成長層 327 上には更に n 電極が形成され、p 電極 326 と高さを同程度とするためのパンプ 325 が形成されている。

30 【0157】一方、配線用基板 320 の主面には電極層 321、322 が所要のピッチで形成されており、成長用基板 328 と配線用基板 320 が対向して保持された状態で、配線用基板の電極ピッチに合わせてレーザービームが照射される。成長用基板 328 の裏面から KrF エキシマレーザーあるいは三倍波 YAG レーザーなどのレーザー光を照射することで、下地成長層 327 と成長用基板 328 の界面には、素子が発生し、発光素子は素子ごと分離され、配線用基板 320 に保持されるが、レーザービームの照射が電極ピッチに合わせた選択的なものであるために、成長用基板 328 上の全部の発光素子が分離するわけではなく、配線用基板の電極ピッチに合わせた単色の素子だけが確実に転写される。この工程を他の波長の素子に対して繰り返すことで画像表示装置が完成する。レーザー光は単一ビームをスキャンする方法と、単一ビームで成長用基板と配線用基板を移動する方法とがある。

【0158】例 6

本例は 2 回転写用基板を用いて実装する例であり、本例を図 50 乃至図 54 を参照しながら説明する。

【0159】図 50 に示すように、成長用基板 336 上

には発光素子を構成するように、下地成長層 332 上に六角錐状の結晶成長層 333 が形成され、結晶成長層 333 上には p 電極 334 が下地成長層 332 上には更に n 電極が形成され、p 電極 334 と高さを同程度とするためのバンプ 335 が形成されている。成長用基板 336 上には発光素子は配線用基板の電極ピッチに合わせて離間している。この成長用基板 336 は転写用基板 330 と対向するように保持され、成長用基板 336 の裏面からレーザー光を照射することで、発光素子は素子ごと分離され、転写用基板 330 に転写される。転写用基板 330 にはこの時シリコーン樹脂などからなる転写材 331 が形成されていて、この転写材 331 により、発光素子は素子ごとに保持される。

【0160】次に、図 51 に示すように、Ga 層の除去により、転写用基板 330 に光取出し面が外側となる形で保持され、さらに図 52 に示すように、転写材 340 が上面に塗布された第 2 の転写用基板 341 が貼り合わされる。この場合において、転写材 340 は例えば紫外線硬化型粘着材であり、第 2 の転写用基板 341 はガラスもしくは石英ガラスである。

【0161】次に、最初の転写用基板 330 が剥がれることで、図 53 に示すように、発光素子は第 2 の転写用基板 341 に転写される。

【0162】そして図 54 に示すように、配線用基板 342 の主面には電極層 343、344 が所要のピッチで形成されているところで、第 2 の転写用基板 341 と配線用基板 342 が対向して保持された。配線用基板の電極ピッチに合わせてレーザービームが照射される。成長用基板 338 の裏面からレーザー光を照射することで、転写材 340 のアブレーションにより発光素子は素子ごと分離され、配線用基板 342 に保持される。この転写はレーザービームの照射が電極ピッチに合わせた選択的なものであるために、成長用基板 338 上の全部の発光素子が分離するわけではなく、配線用基板の電極ピッチに合わせた単色の素子だけが確実に転写される。この工程を他の波長の素子に対して繰り返し、配線用基板 342 上の接着剤 345 を硬化させて画像表示装置が完成する。なお、転写材 340 のアブレーションの残さが発光素子裏面に付着しているときは洗浄もしくは研磨の工程を付加する。

【0163】例 7

本例は例 6 の変形例であり、図 55 に示すように、第 2 の転写用基板 350 上の転写材 351 には、発光素子を構成するように、下地成長層 353 上に六角錐状の結晶成長層 354 が形成され、p 電極と高さを同程度とするためのバンプ 355 が形成されているが、第 2 の転写用基板 350 上において、発光素子は配線用基板の電極ピッチに合わせて離間しているのではなく、製造上便宜なピッチで配されている。なお、その他の工程においては例 6 と実質的に同じである。

【0164】次いで、図 56 に示すように、第 2 の転写用基板 350 の裏面からレーザー光を選択的に照射することで、転写材 351 のアブレーションにより発光素子は素子ごと分離され、配線層 362、363 を有する配線用基板 360 に保持される。この転写はレーザービームの照射が電極ピッチに合わせた選択的なものであるために、全部の発光素子が一度に分離するわけではなく、配線用基板の電極ピッチに合わせた単色の素子だけが確実に転写される。この工程を他の波長の素子に対して繰り返し、配線用基板 360 上の接着剤 361 を硬化させて画像表示装置が完成する。なお、転写材 351 のアブレーションの残さが発光素子裏面に付着しているときは洗浄もしくは研磨の工程を付加する。

【0165】例 8

本例は、n 電極配線と p 電極配線を結晶成長層について上下に分けて形成した画像表示装置の例である。本例の画像表示装置は、図 57 に示すように、配線用基板 370 の基板主面 371 上に p 電極配線 372 が形成され、その p 電極配線 372 の上端に接続する形で、六角錐形状の傾斜した結晶成長層 374 がその周囲の接着層 373 に埋め込まれて支持されている。結晶成長層 374 には図示しない第 1 導電層、活性層、第 2 導電層が形成されており、この結晶成長層 374 は結晶成長時とは倒置した形で接着層 373 に支持されている。結晶成長層 374 の傾斜結晶面に平行な面には p 電極 375 が形成されており、結晶成長層 374 の上側には、結晶成長時に用いた平板状の下地成長層 376 が存在し、この下地成長層 376 の上面側が光取り出し面 377 とされ、この下地成長層 376 の光取り出し面 377 において、発光領域となる第 1 導電層、活性層、第 2 導電層の種類部とは基板主面 371 の法線方向で重ならない下地成長層 376 の角部には n 電極配線 378 が形成され電気的に接続されている。この n 電極配線 378 の一部は前記接着剤 373 上にも延在しており、たとえば樹脂層からなる接着層 373 が硬化した後、n 電極配線 378 が所要のパターンに形成される。n 電極配線 378 はポリイミドなどの樹脂層からなる保護層 379 によって被覆されている。

【0166】本例の画像表示装置においては、p 電極、n 電極の双方が結晶成長面側に存在する発光素子とは異なり、少なくとも n 電極配線 378 は下地成長層 376 の光取り出し面 377 側に位置するために、配線の分だけ発光素子のチップサイズを小さくすることができる。また、n 電極配線 378 と p 電極配線 372 は結晶成長層 374 について上下に分けて形成され、3 次元的に離れることになるので、短絡することがなくなり、配線幅を広く形成することが可能になる。したがって、配線の形成も容易に行うことができる。

【0167】なお、上述の例では、バンプを Cu、Ni に Au のコートをしたものとして説明したが、半田バン

プによる接続であっても良い。発光素子の電極上のパン
 プは半田メッキ、もしくは半田蒸着によって形成され、
 配線用基板上に保持される接着剤の代わりにフラックスを
 用いて、配線用基板上に予め塗布しておくことができる。
 発光素子はそのフラックスの粘着性により配線用基板上
 に保持される。3色の発光素子が剥離・転写されたら、
 配線用基板を一括してリフローして配線用基板と発光素
 子とを接続しても良い。この時は配線用基板はリフロー
 に入れることになるので、ガラス基板を使用する。接続
 後はフラックス洗浄を行い、封止材をチップと配線用基
 板の間に入れて、封止材を硬化させる。半田を用いた接
 続の場合は、接続抵抗が低抵抗になり、半田溶融時のセ
 ルフラグメントにより発光素子のアライメント精度が
 改善され、画素ピッチが配線電極のパターニング精度と
 一致ようになるので、画素ピッチが一定になり、画像
 表示装置は高精細なものとなる。発光素子の修理をす
 る場合は封止材の注入前に発光素子の点灯検査を行い、
 不良が発生した場合にはその発光素子の局部加熱によ
 り、半田パンプを溶融して修理する。

【0168】本発明において画像表示装置とは、発光ダイ
 オード（LED）、半導体レーザーなどの発光素子を用
 いた表示装置（ディスプレイ装置）であれば良く、発
 光素子が配線用基板上に配列されて、他の電子機器など
 に組み込まれる構造のものから、更に例示的に、テレビ
 ジョン受像機、ビデオ再生装置、コンピュータのなど
 の電子機器のモニター、ゲーム機器の出力装置、電子家
 電などのモニターなどを含み、また、比較的小さいサイ
 ズのものは、自動車搭載型案内装置、携帯電話、携
 帯情報端末、録画装置や監視装置などのモニター画面な
 どであっても良い。

【0169】

【発明の効果】 上述のように本発明の画像表示装置によ
 れば、解像度や画質、発光効率などの諸特性に優れ、且
 つ大画面化が容易で、製造コストの低減も実現できる画
 像表示装置を得ることができる。特に、本発明の画像表
 示装置によれば、発光素子が一個の素子の占有面積が
 $25\mu\text{m}^2$ 以上で $10000\mu\text{m}^2$ 以下とされた微細なサイ
 ズであるために、発光素子自体を高密度に配線用基板
 に配設することが可能であり、また、個々の発光素子を
 完成させた後に配線用基板に対して実装するために歩留
 りは良好であり、大画面化する場合でもその画面全体に
 亘るミクロオーダーの緻密なプロセス管理などは不要
 となる。

【0170】また、本発明の画像表示装置の製造方法によ
 れば、発光素子自体を高密度に配線用基板に配設する
 ことが容易に実現され、一時保持用基板やエネルギーバ
 ームを活用することで、微小な素子を転写しながら配線
 用基板の所要の位置に実装することができる。

【0171】一方、本発明の素子の配列方法及び画像形
 成装置の製造方法によれば、一時保持用部材に素子を保

持させた時点で既に、素子間の距離が大きくされ、その
 広がった間隔を利用して比較的サイズの電極パッドなど
 を設けることが可能となる。それら比較的サイズの大き
 な電極パッドを利用した配線が行われるために、素子サイ
 ズに比較して最終的な装置のサイズが著しく大きな場
 合であっても容易に配線を形成できる。

【0172】また、本発明の素子の配列方法及び画像形
 成装置の製造方法によれば、発光素子の周囲が硬化した
 接着剤層で被覆され平坦化によって精度良く電極パッド
 を形成できるとともに素子に比べて広い領域に電極パ
 ッドを延在でき、次の第二転写工程での転写を吸着治具
 で進める場合には取り扱いが容易になる。また、発光ダイ
 オードの一時保持用部材への転写には、GaN系材料が
 サファイヤとの界面で金属のGaと酸素とに分解すること
 を利用して、比較的簡単に剥離できる。

【0173】さらに、本発明の素子の配列方法及び画像
 形成装置の製造方法によれば、同じ転写倍率を図する
 場合においては、第一転写工程と第二転写工程の拡大率
 をn倍、m倍とすると、1回でそれだけ拡大する場合に
 比べて、 $(n+m)^2 = n^2 + 2nm + m^2$ であること
 から、必ず2nm回だけ転写回数を減らすことができる
 ことになる。従って、製造工程回数分だけ時間や経費
 の節約となり、特に拡大率の大きい場合に有益となる。

【0174】また、各発光ダイオード素子が結晶成長時
 とは倒置されて配線用基板上に配設される本発明の画像
 表示装置においては、平坦な下地成長層の上面が光の光
 取出し面として機能し、p電極の反射膜としての機能も
 手伝って光取出し効率を高くすることができる。結晶成
 長層は選択成長により例えば六角錐形状を有するが、n
 電極側にはパンプが配設されており、各素子毎の下地成
 長層および結晶成長層を水平に同じ高さに係つことができ、
 さらに接着剤で周囲を囲めることで結晶成長層などが
 傾いてしまうような問題を未然に防止できる。

【0175】各発光ダイオード素子は素子完成後に実装
 されるため、たとえば欠陥のある素子を実装しないよう
 にすることで、画像表示装置の全体に歩留まりは向上す
 る。また、パンプによって素子は正負一対の電極が配線
 用基板側に集められた構造になり、電極が光取出しのため
 の面積を減ずることない。この点から本実施例の画像
 表示装置は高精細なカラー表示が可能であり、製造プ
 ロセス上も選択成長の利点を巧みに取り込んだものとな
 っている。

【0176】本実施例の画像表示装置の製造方法におい
 ては、配線用基板の電極ピッチに合わせた複数の発光素
 子が一括して配線用基板の全面に実装されるため、その
 製造コストを低減できるとともに短時間で製造が可能
 である。また、各素子はパンプを用いて確実に水平に実
 装され、傾いたりすることなく、またアライメントのた
 めのマージンも小さくて良くなることから、高精度に
 発光素子を配列されることができ、また、パンプを用い

て確実な電気配線や、光取出し効率の最大化にも図ることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例である画像表示装置の要部のレイアウト図である。

【図 2】本発明の第 2 の実施例である画像表示装置の要部のレイアウト図である。

【図 3】本発明の第 2 の実施例である画像表示装置の回路図である。

【図 4】本発明の第 3 の実施例である画像表示装置の製造方法における結晶層の形成工程を示す工程図である。

【図 5】本発明の第 3 の実施例である画像表示装置の製造方法における分離層の形成工程を示す工程図である。

【図 6】本発明の第 3 の実施例である画像表示装置の製造方法における一時保持用基板の圧着工程を示す工程図である。

【図 7】本発明の第 3 の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程図である。

【図 8】本発明の第 3 の実施例である画像表示装置の製造方法における素子形成用基板の剥離工程を示す工程図である。

【図 9】本発明の第 3 の実施例である画像表示装置の製造方法における発光素子の吸着工程を示す工程図である。

【図 10】本発明の第 3 の実施例である画像表示装置の製造方法における発光素子の分離工程を示す工程図である。

【図 11】本発明の第 3 の実施例である画像表示装置の製造方法における発光素子の実装直前の状態を示す工程図である。

【図 12】本発明の第 3 の実施例である画像表示装置の製造方法における発光素子の実装後の状態を示す工程図である。

【図 13】本発明の実施形態の素子の配列方法を示す模式図である。

【図 14】本発明の実施形態の他の素子の配列方法を示す模式図である。

【図 15】本発明の実施形態の素子の配列方法における引き抜き工程を示す模式図である。

【図 16】本発明の実施形態の素子の配列方法における樹脂形成チップを示す概略斜視図である。

【図 17】本発明の実施形態の素子の配列方法における樹脂形成チップを示す概略平面図である。

【図 18】本発明の実施形態の素子の配列方法に用いられる発光素子の例を示す図であって、(a) 断面図と (b) 平面図である。

【図 19】本発明の実施形態の発光素子の配列方法における第一転写工程の工程断面図である。

【図 20】本発明の実施形態の発光素子の配列方法にお

ける電極パッド形成工程の工程断面図である。

【図 21】本発明の実施形態の発光素子の配列方法における他の電極パッド形成工程の工程断面図である。

【図 22】本発明の実施形態の発光素子の配列方法における吸着工程の工程断面図である。

【図 23】本発明の実施形態の発光素子の配列方法における第二転写工程の工程断面図である。

【図 24】本発明の実施形態の発光素子の配列方法における絶縁層の形成工程の工程断面図である。

【図 25】本発明の実施形態の発光素子の配列方法における配線形成工程の工程断面図である。

【図 26】本発明の実施形態の液晶制御素子の配列方法における薄膜トランジスタの形成工程の工程断面図である。

【図 27】本発明の実施形態の液晶制御素子の配列方法における第一転写工程の工程断面図である。

【図 28】本発明の実施形態の液晶制御素子の配列方法における一時保持用部材での保持状態を示す工程断面図である。

【図 29】本発明の実施形態の液晶制御素子の配列方法における一時保持用部材から第二の一時保持用部材への転写工程の工程断面図である。

【図 30】本発明の実施形態の液晶制御素子の配列方法における第二の一時保持用部材での保持状態を示す工程断面図である。

【図 31】本発明の実施形態の液晶制御素子の配列方法における液晶パネルとして対向基板を形成して液晶を封入した状態を示す工程断面図である。

【図 32】発光素子の一例を示す断面図である。

【図 33】発光素子の他の一例を示す断面図である。

【図 34】発光素子の更に他の一例を示す断面図である。

【図 35】発光素子の結晶成長層が倒置して実装された画像表示装置の第 1 の例を示す要部の断面図である。

【図 36】第 1 の例である画像表示装置を構成する発光ダイオードを示す図であって、素子の断面図 (A) と発光素子の平面図 (B) である。

【図 37】第 2 の例である画像表示装置の要部の断面図である。

【図 38】第 3 の例である画像表示装置の製造方法における結晶成長層の形成工程及び電極形成工程を示す工程断面図である。

【図 39】第 3 の例である画像表示装置の製造方法におけるレジスト層の形成工程を示す工程断面図である。

【図 40】第 3 の実施例である画像表示装置の製造方法におけるパンプの形成工程を示す工程断面図である。

【図 41】第 3 の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図 42】第 3 の実施例である画像表示装置の製造方法

における一時保持用基板への転写工程を示す工程断面図である。

【図 4 3】第 3 の実施例である画像表示装置の製造方法における発光素子の吸着工程を示す工程断面図である。

【図 4 4】第 3 の実施例である画像表示装置の製造方法における発光素子の実装工程を示す工程断面図である。

【図 4 5】第 3 の実施例である画像表示装置の製造方法における発光素子の実装後の状態を示す工程断面図である。

【図 4 6】第 3 の実施例である画像表示装置の製造方法における発光素子の加圧工程を示す工程断面図である。

【図 4 7】第 4 の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図 4 8】第 4 の実施例である画像表示装置の製造方法における発光素子の実装工程を示す工程断面図である。

【図 4 9】第 5 の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図 5 0】第 6 の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図 5 1】第 6 の実施例である画像表示装置の製造方法における転写工程を示す工程断面図である。

【図 5 2】第 6 の実施例である画像表示装置の製造方法における第 2 転写工程を示す工程断面図である。

【図 5 3】第 6 の実施例である画像表示装置の製造方法における第 2 転写工程後の状態を示す工程断面図である。

【図 5 4】第 6 の実施例である画像表示装置の製造方法における実装工移時の状態を示す工程断面図である。

【図 5 5】第 7 の実施例である画像表示装置の製造方法における発光素子形成時の状態を示す工程断面図である。

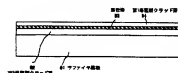
【図 5 6】第 7 の実施例である画像表示装置の製造方法におけるエネルギー照射を伴う実装工程を示す工程断面図である。

【図 5 7】第 8 の実施例である画像表示装置の断面図である。

* 【符号の説明】

- 1、21、80 配線用基板
- DR00~DB11、DR、DG、DB、31 発光ダイオード
- P T 電流保持回路
- 32、33 トランジスタ
- 34 容量
- 51 サファイヤ基板
- 52 第 2 導電型クラッド層
- 53 活性層
- 54 第 1 導電型クラッド層
- 55 n 型電極
- 56 p 型電極
- 57 分離溝
- 60 一時保持用基板
- 70 吸着用治具
- 81 配線電極
- 90、90a、90c、121、161 第一基板
- 91、91a、91c、123、165 一時保持用部材
- 95、140、168 第二基板
- 92、101 素子
- 122 発光ダイオード
- 164 薄膜トランジスタ
- 240、260、290、301、320、342、360、370 配線用基板
- 243、263、272、312、324、333、354、374 結晶成長層
- 270、300、328、336 成長用基板
- 244、264、273、313、326、375 p 電極
- 245、271、311、327、332、353 下地結晶層
- 249、265、274、314 n 電極
- 246、266、267、277、315、325、335、355 バンプ
- 280、330、341、350 転写用基板
- 282 吸着ヘッド

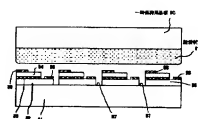
【図 4】



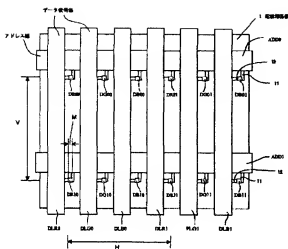
【図 5】



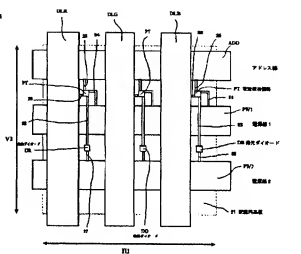
【図 6】



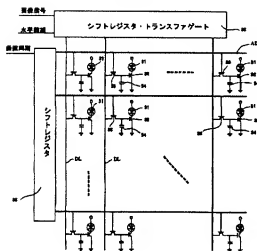
【図1】



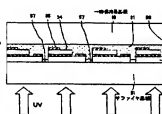
【図2】



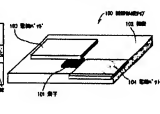
【図3】



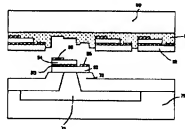
【図7】



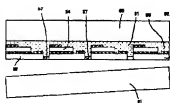
【図16】



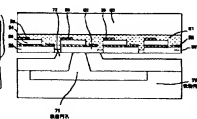
【図10】



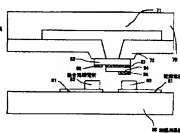
【図8】



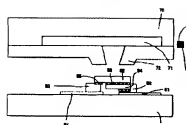
【図9】



【図11】

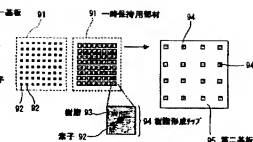


【図12】



(a)

【図13】

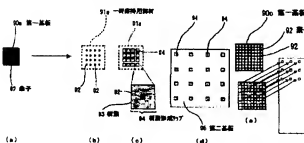


(b)

(c)

(d)

【図14】



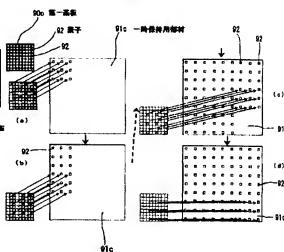
(a)

(b)

(c)

(d)

【図15】



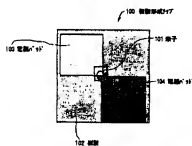
(a)

(b)

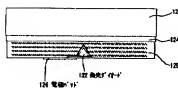
(c)

(d)

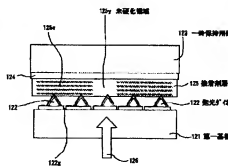
【図17】



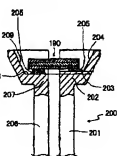
【図20】



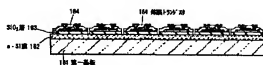
【図19】



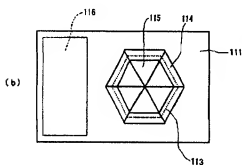
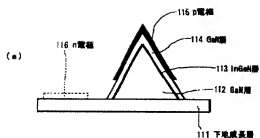
【図32】



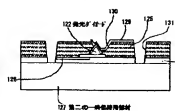
【図26】



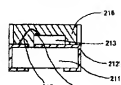
【図18】



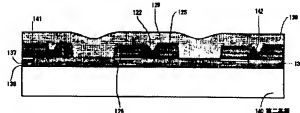
【図21】



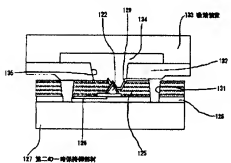
【図33】



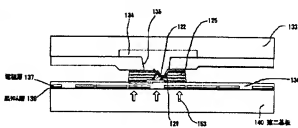
【図24】



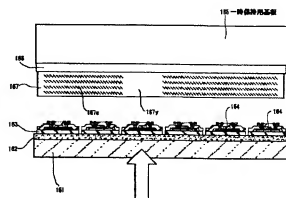
【図22】



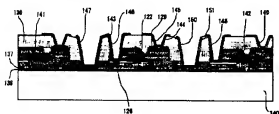
【図23】



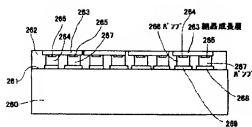
【図27】



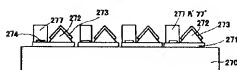
【図25】



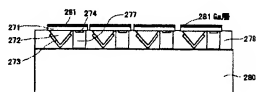
【図37】



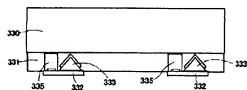
【図40】



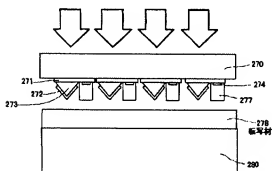
【図42】



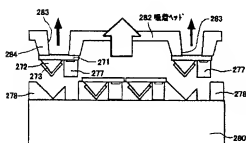
【図51】



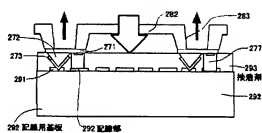
【図41】



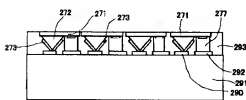
【図43】



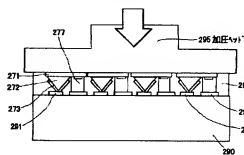
【図44】



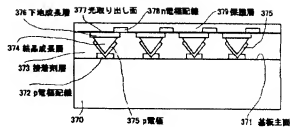
【図45】



【図46】



【图 5 7】



(72) 発明者 土居 正人
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

Fターム(参考) 5C094 AA05 AA10 AA43 AA44 BA03
BA26 BA43 CA19 CA20 EA04
EA07 JA08
5F041 AA37 CA05 CA34 CA40 CA65
CA76 CA82 CA92 DA04 DA13
DA20 FF06

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-261335

(43)Date of publication of application : 13.09.2002

(51)Int.Cl. H01L 33/00

G09F 9/30

G09F 9/33

G09F 9/35

(21)Application number : 2001-200113

(71)Applicant : SONY CORP

(22)Date of filing : 29.06.2001

(72)Inventor : IWABUCHI TOSHIKI
OHATA TOYOJI
DOI MASATO

(30)Priority

Priority number : 2000217953

Priority date : 18.07.2000

Priority country : JP

2000217988

18.07.2000

JP

2000396225

26.12.2000

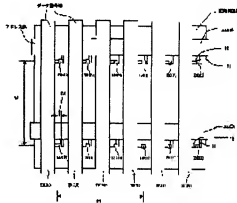
JP

(54) IMAGE DISPLAY DEVICE AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image display device which is superior in various characteristics, such as resolution, image quality and light emission efficiency, and in which an image can be enlarged easily and manufacturing cost can be reduced, and to provide the manufacturing method.

SOLUTION: In the image display device, a plurality of light-emitting elements are arranged and the image is displayed corresponding to a prescribed image signal. The occupancy area of one light-emitting elements is set to 25 μm^2 to 10,000 μm^2 , and it is mounted on a wiring substrate. At mounting, the enlargement transfer of two stages, which is a first transfer process for transferring the elements, so that they are detached much more than a state where the elements are arranged on a first substrate and holding them in a temporary holding member and a second transfer process for detaching the elements held by the temporary holding member much more and transferring them on a second substrate, is performed. A crystal growth layer, formed by the crystal growth of the light-emitting element, is mounted on the wiring substrate, so that it is inverted from that at the time of crystal growth in the normal direction of a substrate main face.



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]In an image display device which two or more light emitting devices are arranged, and displays a picture corresponding to a necessary picture signal, An image display device, wherein an occupation area of said light emitting device of a piece is carried out above 25-micrometer² below as for 10000-micrometer² and said each light emitting device is mounted in a substrate for wiring, respectively.

[Claim 2]The image display device according to claim 1 with which a ratio of an occupation area for stroke matter on the image display device concerned to an occupation area of each light emitting device is characterized by or more 10 being 40000 or less.

[Claim 3]The image display device according to claim 2 with which a ratio of an occupation area for stroke matter on the image display device concerned to an occupation area of each light emitting device is characterized by or more 10 being 10000 or less.

[Claim 4]The image display device according to claim 1, wherein said light emitting device consists of a nitride semiconductor light emitting element, an arsenide semiconductor light emitting element, and an element chosen from a phosphide semiconductor light emitting element.

[Claim 5]The image display device according to claim 1, wherein said light emitting device constitutes a pixel which consists of a group of three light emitting devices which changed wavelength mutually.

[Claim 6]The image display device according to claim 1, wherein a current holding circuit for [which is electrically connected to said light emitting device, and flows through this light emitting device] carrying out current maintenance is formed for every element.

[Claim 7]The image display device according to claim 1, wherein said current holding circuit is formed in individual chip shape and mounted in said substrate for wiring like each light emitting device.

[Claim 8]The image display device according to claim 7, wherein a chip and said light emitting device of said current holding circuit in which said current holding circuit was formed have the size same in abbreviation.

[Claim 9]In a manufacturing method of an image display device which two or more light emitting devices are arranged, and displays a picture corresponding to a necessary picture signal, prepare a substrate for wiring which allocated necessary wiring in matrix form, and. A manufacturing method of an image display device an element occupation area of a piece divided into an individual chip preparing two or more light emitting devices which are carried out above 25-micrometer² below as for 10000-micrometer², mounting so that this light emitting device may be connected to said wiring, and constituting an image display device.

[Claim 10]A manufacturing method of the image display device according to claim 9 laminating a semiconductor layer on a necessary substrate for element formation, dissociating for every light emitting device after putting in order and forming said two or more light emitting devices in this semiconductor layer, and mounting each of that separated light emitting device in said substrate for wiring.

[Claim 11]A slot which arrives at a field between elements of said light emitting device in a

substrate face of said substrate for element formation is formed so that each light emitting device may be surrounded. A manufacturing method of the image display device according to claim 10 making each light emitting device surrounded by this slot separate from said substrate for element formation, and mounting each of that separated light emitting device in said substrate for wiring.

[Claim 12] A manufacturing method of the image display device according to claim 10 performing mounting to said substrate for wiring of each of said separated light emitting device by carrying in said substrate for wiring for every element, making the surface or a rear face of a light emitting device stick to a jig for adsorption.

[Claim 13] A manufacturing method of the image display device according to claim 10, wherein separation from said substrate for element formation of each of said light emitting device uses an exposure of an energy beam from a rear face of this board for element formation.

[Claim 14] Each light emitting device on said substrate for element formation is made to hold to a substrate for maintenance temporarily before an exposure of an energy beam from a rear face of said substrate for element formation. A manufacturing method of the image display device according to claim 13 making each light emitting device separate from said substrate for element formation after an exposure of said energy beam, and making each light emitting device hold to a substrate for maintenance temporarily [said].

[Claim 15] A manufacturing method of the image display device according to claim 14 with which a substrate for maintenance is characterized by forming an adhesive material in the whole surface and holding the surface of said light emitting device temporarily at the adhesive material temporarily [said].

[Claim 16] A manufacturing method of the image display device according to claim 10 performing mounting to said substrate for wiring of each of said separated light emitting device by sticking an electrode section on said surface of a light emitting device to a conducting material on said substrate for wiring by pressure.

[Claim 17] A manufacturing method of a light emitting device dissociating for every light emitting device, and separating each light emitting device also from said substrate after laminating a semiconductor layer and putting in order and forming two or more light emitting devices on a necessary substrate at this semiconductor layer.

[Claim 18] A manufacturing method of the light emitting device according to claim 17, wherein said each light emitting device, said substrate, and separation of a between use an exposure of an energy beam from a rear face of this board.

[Claim 19] A manufacturing method of the light emitting device according to claim 17 making said each light emitting device hold to a substrate for maintenance temporarily, making each light emitting device separate from said substrate after an exposure of said energy beam, and making each light emitting device hold to a substrate for maintenance before an exposure of said energy beam temporarily [said].

[Claim 20] A manufacturing method of the light emitting device according to claim 19 with which a substrate for maintenance is characterized by forming an adhesive material in the whole surface and holding the surface of said light emitting device temporarily at the adhesive material temporarily [said].

[Claim 21] An arraying method of an element which arranges two or more elements arranged on the first substrate on the second substrate characterized by comprising the following.
The first transfer process that transfers said element and makes this element hold to a holding member temporarily so that it may be in the state where it estranged rather than the state where said element was arranged on said first substrate.
The second transfer process that estranges further said element held temporarily [said] at a holding member, and transfers it on said second substrate.

[Claim 22] That distance which distance made to estrange by said first transfer process is an abbreviated integral multiple of a pitch of an element arranged on said first substrate, and is made to estrange by said second transfer process is an abbreviated integral multiple of a pitch of an element which a holding member was made to arrange by said first transfer process

temporarily [said]. An arraying method of the element according to claim 21 by which it is characterized.

[Claim 23]An arraying method of the element according to claim 21 characterized by comprising the following.

A process of hardening an element by resin after said first transfer process.

A process of forming an electrode of said element on this resin.

A process of carrying out dicing of said resin.

[Claim 24]An arraying method of the element according to claim 21, wherein said element selectively transferred from said first substrate is said element which exists in distance made to estrange when face to face is stood against a holding member said first substrate and temporarily [said].

[Claim 25]An arraying method of the element according to claim 21 characterized by said said element selectively transferred from a holding member temporarily being said element which exists in distance made to estrange when face to face is stood against a holding member and said second substrate temporarily [said].

[Claim 26]An arraying method of the element according to claim 21, wherein an element transferred from a holding member on said second substrate temporarily [different / said] is located next.

[Claim 27]An arraying method of the element according to claim 21, wherein transfer to said second substrate from a holding member is performed transfer and temporarily [to a holding member / said] temporarily [said] using either [at least] a mechanical means or an optical means from said first substrate.

[Claim 28]An arraying method of the element according to claim 27, wherein said mechanical means is a means which can transfer an element selectively while applying mechanical energy to each element.

[Claim 29]An arraying method of the element according to claim 27, wherein said mechanical means is a means which can transfer this element by adsorbing said element selectively.

[Claim 30]An arraying method of the element according to claim 27 transferring said optical means selectively adding light energy by optical exposure to each element.

[Claim 31]An arraying method of the element according to claim 30, wherein said first substrate is translucency.

[Claim 32]An arraying method of the element according to claim 31, wherein said element is a semiconductor device which used a nitride semiconductor and said optical exposure is a laser beam.

[Claim 33]An arraying method of the element according to claim 21, wherein said element is an element chosen from a light emitting device, liquid crystal controlling element, optoelectric-transducer, piezoelectric element, thin film transistor element, thin-film diode element, resistance element, switching element, minute magnetic cell, and microoptics element, or its portion.

[Claim 34]An arraying method of the element according to claim 21, wherein said element is created on said first substrate.

[Claim 35]An arraying method of the element according to claim 21 characterized by forming some wiring in said element where said element is held temporarily [said] at a holding member.

[Claim 36]An arraying method of the element according to claim 21, wherein said some of wiring is electrode pads.

[Claim 37]A manufacturing method of an image display device which has arranged a light emitting device or a liquid crystal controlling element to matrix form characterized by comprising the following.

The first transfer process that transfers said light emitting device or a liquid crystal controlling element, and makes said light emitting device or a liquid crystal controlling element hold to a holding member temporarily so that it may be in the state where it estranged rather than the state where a light emitting device or a liquid crystal controlling element was arranged on the first substrate.

The second transfer process that estranges further said light emitting device or a liquid crystal controlling element held temporarily [said] at a holding member, and transfers it on the second substrate.

A wiring formation process which forms wiring connected to said each light emitting device or a liquid crystal controlling element.

[Claim 38]A manufacturing method of the image display device according to claim 37, wherein said light emitting device or said liquid crystal controlling element has a pixel whose combination of two or more elements corresponding to different wavelength is one formed.

[Claim 39]A manufacturing method of the image display device according to claim 37 characterized by forming an electrode pad in said light emitting device or a liquid crystal controlling element, and wiring being formed by said electrode pad in said wiring formation process where said light emitting device or a liquid crystal controlling element is held temporarily [said] at a holding member.

[Claim 40]In an image display device which has the structure which arranged and mounted two or more light emitting devices on the substrate principal surface of a substrate for wiring, An image display device, wherein a crystal growth layer formed of crystal growth of said light emitting device inverts with the time of crystal growth in a normal line direction of said substrate principal surface and is mounted in said substrate for wiring.

[Claim 41]The image display device according to claim 40, wherein said light emitting device has a crystal growth layer from which the substrate side at the time of crystal growth serves as an optical extraction window, and said light emitting device is separated from a substrate for growth before it is mounted in said substrate for wiring.

[Claim 42]The 1st electrode by which the 1st conductive layer, an active layer, and the 2nd conductive layer are formed in said crystal growth layer which has the inclination crystal face where said light emitting device inclined to the substrate principal surface, and are connected with said 1st conductive layer at it. The image display device according to claim 40, wherein the 2nd electrode linked to said 2nd conductive layer is made almost comparable [height from a substrate for growth].

[Claim 43]The 1st electrode by which the 1st conductive layer, an active layer, and the 2nd conductive layer are formed in said crystal growth layer which has the inclination crystal face where said light emitting device inclined to the substrate principal surface, and are connected with said 1st conductive layer at it. The image display device according to claim 40, wherein the 2nd electrode linked to said 2nd conductive layer is divided, respectively and is formed on both sides of said crystal growth layer in a normal line direction of said substrate principal surface.

[Claim 44]The image display device according to claim 40, wherein said crystal growth layer consists of a wurtzite type nitride semiconductor formed of selective growth.

[Claim 45]The image display device according to claim 40, wherein said crystal growth layer consists of 6 pyramid shape or hexagonal block shape formed of selective growth.

[Claim 46]The 1st electrode that forms a crystal growth layer used as shape which the substrate side opened with selective growth on a substrate for growth, forms the 1st conductive layer, an active layer, and the 2nd conductive layer in this crystal growth layer, constitutes a light emitting device, and connects with said 1st conductive layer. A manufacturing method of an image display device forming the 2nd electrode linked to said 2nd conductive layer so that height from a substrate for growth may become almost comparable, separating said crystal growth layer from said substrate for growth, and inverting and mounting in a substrate for wiring.

[Claim 47]A manufacturing method of the image display device according to claim 46 connecting at least to one side of said 1st and 2nd electrodes so that a connecting member may become almost comparable [height which is both].

[Claim 48]A manufacturing method of the image display device according to claim 46 performing mounting to said substrate for wiring by carrying in said substrate for wiring for every element, making the surface or a rear face of a light emitting device stick to a jig for adsorption.

[Claim 49]A manufacturing method of the image display device according to claim 46, wherein separation from said substrate for growth of each of said light emitting device uses an exposure

of an energy beam from a rear face of this board for growth.

[Claim 50]A manufacturing method of the image display device according to claim 49, wherein an exposure of an energy beam for separating said each light emitting device is selectively performed to each light emitting device.

[Claim 51]Each light emitting device on said substrate for element formation is made to hold to a substrate for transfer before an exposure of an energy beam from a rear face of said substrate for growth. A manufacturing method of the image display device according to claim 49 making each light emitting device separate from said substrate for growth after an exposure of said energy beam, and making each light emitting device hold to said substrate for transfer.

[Claim 52]An element mounting board, wherein a crystal growth layer formed of crystal growth of said element inverts with the time of crystal growth in a normal line direction of said substrate principal surface and is mounted in said substrate for wiring in an element mounting board which has the structure which arranged and mounted two or more elements on the substrate principal surface of a substrate for wiring.

[Claim 53]The element mounting board according to claim 52, wherein flat faces other than an inclination crystal face where said crystal growth layer of each element inclined are mounted so that it may become almost flat-tapped on a substrate face.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]A light emitting device is arranged by matrix form, and this invention is used for the image display device which performs image display according to a picture signal, the manufacturing method of the image display device, and its image display device, and relates to the manufacturing method of a suitable light emitting device. It is related with the arraying method of an element and the manufacturing method of an image display device which transfer the element in which micro processing was carried out by especially the transfer process to a larger field about the arraying method which arranges elements, such as a semiconductor light emitting element and a liquid crystal controlling element, in on a substrate etc., and the manufacturing method of an image display device. It is related with the manufacturing method of the image display device which devised the mounting direction of the light emitting device, the element mounting board which made the element arrange, and an image display device.

[0002]

[Description of the Prior Art]Various displays are developed as a lightweight thin image display device. There are a device, for example, using the light emitting diode (LED) as main categories of such an image display device, a device using a liquid crystal display, a device using a plasma display, etc. With progress of computer technology, the scope is spreading, for example, these image display devices in diagonal size a device with a size of 30 to about 150 cm, it is used for a television receiver, a video recovery device, the output unit of a game machine machine, etc., and is used for the monitoring screen of automobile loading type guiding means or a recording device, etc. in the thing of size smaller than it, for example.

[0003]

[Problem(s) to be Solved by the Invention]however, any of those image display devices -- although -- it has the problem by the point of the characteristics, such as resolution, luminosity, optical power versus power efficiency, and image quality, big-screen-izing, a cost aspect, etc. For example, an array consists of devices using the luminescence diode array which arranged the light emitting diode to matrix form, using each light emitting diode collectively. However, each light emitting diode is stored by the package, respectively, and has the size of about several millimeters, as a result, the size which is stroke matter will also become large, and resolution will fall. When the cost per pixel becomes high and constitutes especially the device of a big screen from an image display device using a luminescence diode array simultaneously, the product price will become high.

[0004]In the image display device using a liquid crystal display. When substrates, such as glass which constitutes a display, are put into the film forming device etc. which were made into the vacuum, and formation of elements, such as a transistor, and formation of wiring are performed using photolithography technology, especially it is going to make resolution of a liquid crystal device high, the process control of micron order is needed. Therefore, process control strict with raising the yield of a product will be needed, and cost will become high in the case where it is going to create the liquid crystal display of a big screen. Liquid crystal display has the view angle dependence from which contrast and tone change with the angles to see, and it also has the

problem that the reaction velocity in the case of changing a color is slow.

[0005]In the device using a plasma display, discharge was produced in the narrow space of the pixel unit, and the mechanism of exciting a fluorescent substance and generating visible light by the ultraviolet radiation from the ionization gas emitted is used. In the device using a plasma display, for this reason, the luminous efficiency itself will not be high, and power consumption will increase. The light from the outside depended on a fluorescent substance reflects, the problem that contrast falls is also generated, and the problem said that a color reproduction range is narrow is also produced.

[0006]therefore, a described image display -- the any -- although -- the formation of a large-sized screen is not easy, and a manufacturing cost becomes high and has become what had problems, such as resolution, a process, image quality, and luminous efficiency, respectively.

[0007]Then, in view of above-mentioned technical SUBJECT of this invention, it excels in various characteristics, such as resolution, image quality, luminous efficiency, and big-screen-izing is easy and aims at offer of the image display device which can also realize reduction of a manufacturing cost. Other purposes of this invention aim at offer of the manufacturing method for manufacturing such a highly efficient image display device. The purpose of further others of this invention is to provide the manufacturing method of the light emitting device which constitutes an image display device. When transferring the element by which micro processing was carried out to a larger field, an object of this invention is after transfer to provide the arraying method of an element and the manufacturing method of an image display device which can solve every problem with faulty wiring, without spoiling alignment accuracy further again.

[0008]

[Means for Solving the Problem]In an image display device with which two or more light emitting devices are arranged, and an image display device of this invention displays a picture corresponding to a necessary picture signal, Below as for 10000-micrometer², an occupation area of said light emitting device of a piece is carried out above 25-micrometer², and said each light emitting device is mounted in a substrate for wiring, respectively. It is possible for each light emitting device itself to serve as minute size, and to allocate the light emitting device itself in a substrate for wiring with high density from an occupation area of said light emitting device of a piece being carried out above 25-micrometer² below as for 10000-micrometer².

[0009]In a suitable image display device of this invention, a ratio of an occupation area for stroke matter on the image display device concerned to an occupation area of each light emitting device is made or less [10 or more] into 40000, and is more preferably made or less [10 or more] into 10000.

[0010]A light emitting device used for an image display device of this invention, Especially if it is an element which can be mounted by minute size, are not limited, but as the example, Devices, such as a light emitting diode and a semiconductor laser, can be mentioned, and especially, it can choose and can constitute from a nitride semiconductor light emitting element, an arsenide semiconductor light emitting element, and a phosphide semiconductor light emitting element. such a light emitting device constitutes a pixel which consists of a group of three light emitting devices which changed wavelength mutually for colorization of image display -- things can be carried out. A color screen can consist of combining red and a light emitting device of each green and blue color typically here.

[0011]In a manufacturing method of an image display device which two or more light emitting devices are arranged, and displays a picture corresponding to a necessary picture signal, this invention prepares a substrate for wiring which allocated necessary wiring in matrix form, and. Two or more light emitting devices divided into an individual chip are prepared, it mounts so that this light emitting device may be connected to said wiring, and an image display device is constituted. Since it mounts to a substrate for wiring after completing each light emitting device so that it is possible to allocate in a substrate for wiring with high density since a light emitting device is minute size, a yield is good and big-screen-izing is also easy for it.

[0012]In a manufacturing method of such an image display device, a semiconductor layer is laminated on a necessary substrate for element formation, After putting in order and forming two

or more light emitting devices in this semiconductor layer, it dissociates for every light emitting device. Can mount each of that separated light emitting device in a substrate for wiring, and a slot which arrives at a field between elements of a light emitting device in a substrate face of a substrate for element formation is formed so that each light emitting device may be surrounded. Each light emitting device surrounded by this slot can be made to be able to separate from a substrate for element formation, and each of that separated light emitting device can be mounted in said substrate for wiring.

[0013]As an example of a more desirable embodiment, mounting to a substrate for wiring of each separated light emitting device can be performed by carrying in a substrate for wiring for every element, making the surface or a rear face of a light emitting device stick to a jig for adsorption. The separation from a substrate for element formation of each light emitting device surrounded by slot can use an exposure of an energy beam from a rear face of this board for element formation. Each light emitting device on a substrate for element formation is made to hold to a substrate for maintenance temporarily, each light emitting device may be made to separate from a substrate for element formation after an exposure of said energy beam, and each light emitting device may be made to hold to a substrate for maintenance before an exposure of this energy beam temporarily. In that case, as for a substrate for maintenance, an adhesive material may be formed in the whole surface and the surface of said light emitting device may be held temporarily at the adhesive material. It may be made to perform mounting to said substrate for wiring of each separated light emitting device by sticking an electrode section on the surface of a light emitting device to a conducting material on said substrate for wiring by pressure.

[0014]Provide this invention also about a manufacturing method of a light emitting device which constitutes the above-mentioned image display device, and a manufacturing method of a light emitting device of this invention. After laminating a semiconductor layer and putting in order and forming two or more light emitting devices on a necessary substrate at this semiconductor layer, it dissociates for every light emitting device, and each light emitting device is separated also from said substrate.

[0015]In a desirable example of a manufacturing method of a light emitting device, As for said each light emitting device, said substrate, and separation of a between, an exposure of an energy beam from a rear face of this board is used. It is preferred to make said each light emitting device hold to a substrate for maintenance temporarily, to make each light emitting device separate from said substrate after an exposure of said energy beam, and to make each light emitting device hold to a substrate for maintenance before an exposure of said energy beam temporarily. An adhesive material is formed in the whole surface and the surface of said light emitting device may be made to hold a substrate for maintenance at the adhesive material temporarily.

[0016]In an arraying method of an element with which an arraying method of an element of this invention, on the other hand, arranges two or more elements arranged on the first substrate on the second substrate. The first transfer process that transfers said element and makes this element hold to a holding member temporarily so that it may be in the state where it estranged rather than the state where said element was arranged on said first substrate. It has the second transfer process that estranges further said element held temporarily [said] at a holding member, and transfers it on said second substrate.

[0017]According to the described method, when an element is made to hold to a holding member temporarily, distance between elements is enlarged and it already becomes possible to provide an electrode, an electrode pad, etc. with comparatively big size using the spreading interval. In the second continuing transfer process, since wiring which used an electrode, an electrode pad, etc. with comparatively big size of a holding member temporarily is performed, even if it is when size of a final device is remarkable and big as compared with element size, wiring can be formed easily.

[0018]A manufacturing method of an image display device of this invention to which this invention applied an arraying method of the above-mentioned element is characterized by that a method of manufacturing an image display device which has arranged a light emitting device or a liquid crystal controlling element to matrix form comprises:

The first transfer process that transfers said light emitting device or a liquid crystal controlling element, and makes said light emitting device or a liquid crystal controlling element hold to a holding member temporarily so that it may be in the state where it estranged rather than the state where a light emitting device or a liquid crystal controlling element was arranged on the first substrate.

The second transfer process that estranges further said light emitting device or a liquid crystal controlling element held temporarily [said] at a holding member, and transfers it on the second substrate.

A wiring formation process which forms wiring connected to said each light emitting device or a liquid crystal controlling element.

[0019]According to the manufacturing method of a described image display, it comprises that an image display portion of an image display device arranges a light emitting device or a liquid crystal controlling element to matrix form. A light emitting device or a liquid crystal controlling element on the first substrate makes it high, dense state, i.e., degree of location, and can perform and create micro processing, and it becomes possible to provide an electrode, an electrode pad, etc. with comparatively big size using an interval which spread when transferred estranging to a holding member temporarily. Therefore, wiring after the second transfer can be easily formed like an arraying method of the above-mentioned element.

[0020]This invention provides an image display device which devised to mounting of a light emitting device in addition to the above, and its manufacturing method. Namely, in an image display device which has the structure which an image display device of this this invention arranged two or more light emitting devices on the substrate principal surface of a substrate for wiring, and was mounted, In a normal line direction of said substrate principal surface, with the time of crystal growth, a crystal growth layer formed of crystal growth of said light emitting device inverts, and is mounted in a substrate for wiring.

[0021]In said composition, as for an image display device of this invention, a light emitting device has a crystal growth layer from which the substrate side at the time of crystal growth serves as an optical extraction window. In [before each light emitting device is mounted in said substrate for wiring, can make it into dissociating-from substrate for growth structure, and] said composition, The 1st electrode by which the 1st conductive layer, an active layer, and the 2nd conductive layer are formed in said crystal growth layer which has the inclination crystal face where a light emitting device inclined to the substrate principal surface, and are connected with said 1st conductive layer at it. The 2nd electrode linked to said 2nd conductive layer can be made into structure made almost comparable [height from a substrate for growth]. The 1st electrode that is an image display device which has the inverted crystal growth layer, has the 1st conductive layer and the 2nd conductive layer which sandwich an active layer, and is connected with the 1st conductive layer. The 2nd electrode linked to the 2nd conductive layer can also be made into structure which is divided, respectively and is formed on both sides of said crystal growth layer in a normal line direction of said substrate principal surface.

[0022]A manufacturing method of an image display device of this invention, The 1st electrode that forms a crystal growth layer which will become if it becomes the shape which the substrate side opened with selective growth on a substrate for growth, forms the 1st conductive layer, an active layer, and the 2nd conductive layer in this crystal growth layer, constitutes a light emitting device, and connects with said 1st conductive layer. The 2nd electrode linked to said 2nd conductive layer is formed so that height from a substrate for growth may become almost comparable, said crystal growth layer is separated from said substrate for growth, and it inverts and mounts in a substrate for wiring.

[0023]In a substrate which has the structure which an element mounting board of this invention arranged two or more elements on the substrate principal surface of a substrate for wiring, and was mounted, In a normal line direction of said substrate principal surface, with the time of crystal growth, a crystal growth layer formed of crystal growth of said element inverts, and is mounted in said substrate for wiring.

[0024]In an image display device of above-mentioned this invention, from a crystal growth layer

of a light emitting device inverting with the time of crystal growth in a normal line direction of the substrate principal surface. Even if it is a case where the electrode side is formed in the crystal growth layer upper part, it will be located in the bottom which stands face to face against a substrate for wiring by inversion, and an electrical link can be easily planned by forming a wiring layer on a substrate for wiring in the case of mounting. Therefore, it is not necessary to carry out a package form, and a light emitting device can also be arranged with high density.

[0025] In a manufacturing method of an image display device of this invention, Since a crystal growth layer is formed of selective growth, when a crystal growth layer which has the inclination crystal face simply sloping to the substrate principal surface can be formed, therefore a crystal growth layer is inverted, it becomes easy to take out in light and to use a window as the upper surface. Electric connection with a substrate for wiring can be made an easy thing by making the 2nd electrode linked to said 2nd conductive layer height from a substrate for growth become almost comparable.

[0026]

[Embodiment of the Invention] Hereafter, the manufacturing method of an image display device and an image display device which applied this invention and also the manufacturing method of a light emitting device, the arraying method of an element, and an element mounting board are explained in detail, referring to drawings.

[0027] Drawing 1 is a figure showing the layout of the important section of the image display device of the 1st example, and an every 2 pixels important section is illustrated to the vertical horizontal direction in drawing 1. In the image display device of this example, two or more address-lines ADD0 which extended horizontally on the principal surface of the substrate 1 for wiring, and ADD1 are formed, and two or more data lines DLR0-DLB1 which extended perpendicularly via the interlayer insulation film which is not illustrated further are formed. As long as the substrate 1 for wiring is a substrate general-purpose to semiconductor manufacture of glass substrates, the metal substrates covered with the synthetic resin or the insulating layer or silicon substrates, etc., etc. and is a substrate which can be formed in the accuracy which can ask for the address line or the data line, it may be what kind of substrate.

[0028] Address-line ADD0 and ADD1 are formed of the combination of the conductive outstanding metallic material layer, a semiconductor material layer, and a metallic material layer, etc., and the line width can be made into wide width as compared with the size M of a light emitting diode, as shown in drawing 1. As this is explained below, the occupation area of said light emitting device of a piece is a thing realizable from mounting the light emitting diode of the minute size which was carried out above 25-micrometer² below as for 10000-micrometer². Therefore, the delay by resistance of the address line in the case of scanning a pixel one by one and making a necessary picture output itself can be reduced as much as possible. This address-line ADD0 and ADD1 are extended horizontally, and the one address line per each pixel passes. Therefore, the common address line is used for selection by the pixels which adjoin horizontally.

[0029] the data lines DLR0-DLB1 are formed like the address line of the combination of the conductive outstanding metallic material layer, a semiconductor material layer, and a metallic material layer, etc., and they can also form the line width so that the minute of the area of exclusive use of the substrate 1 for wiring half [about] may be occupied, as shown in drawing 1. Since the occupation area of the light emitting device of a piece is carried out above 25-micrometer² below as for 10000-micrometer² and such wide line width as well as the address line mounts the light emitting diode of minute size, it is possible. These data lines DLR0-DLB1 are extended perpendicularly, and the three data lines are used according to the number of light emitting diodes per each pixel. For example, the light emitting diode of the pixel on the left in the figure consists of red light diode DR00, green light emitting diode DG00, and blue light-emitting diode DB00, and the data lines DLR0-DLB0 are also formed for every luminescent color. The common data line is used between the diodes of the luminescent color in which the pixel of the data lines DLR0-DLB1 which adjoins perpendicularly is the same.

[0030] The image display device of this example arranges a light emitting diode to matrix form, and is a necessary picture signal (a video signal, i.e., the signal for animations, is included.). It is

the same as that of the following. Luminescence which responded is performed. the dot order same as this drive method as an active matrix type liquid crystal display device — the image display device of this example is driven with the next or a line sequential color TV system. The double hetero structure multilayer crystal of a gallium nitride system grown-up on the sapphire substrate can be used for a light emitting diode as a blue and green object for light emitting diodes, for example. The double hetero structure multilayer crystal of aluminum-arsenide gallium or an indium phosphide aluminum gallium system grown-up on the gallium arsenide board can be used as a red object for light emitting diodes. Although a light emitting diode constitutes the pixel which consists of a group of three light emitting devices which changed wavelength mutually, the group of different wavelength may be a group of red, green, and not only blue but other colors.

[0031] [on the image display device of this example, and / in each pixel], Light emitting diode DR00 [red], DR01, DR10, DR11, light emitting diode DG00 [green subsequently], DG01, DG10, DG11, light emitting diode DB00 [blue subsequently], DB01, DB10, and BG11 are horizontally located in a line. For example, the diode is arranged in order of red light diode DR00, green light emitting diode DG00, and blue light-emitting diode DB00, and, as for the light emitting diode of the pixel on the left in the figure, these three light emitting diodes constitute the group of one pixel.

[0032] Here, each light emitting diode has the shape of an abbreviation square, respectively, for example, and has the tip structure mounted still in [a minute package state (for example, below 1 mm size grade)] the state with the state where it does not pack. Although not illustrated about the detailed layer system of a light emitting diode, the plane shape of a light emitting diode is an approximately square, it is mounting the light emitting diode chip of the approximately square, and the matrix form arrangement of the light emitting diode comprises a layout pattern of drawing 1, respectively. The position of each light emitting diode is a position corresponding to the intersecting position of address-line ADD0, ADD1, and the data lines DLR0-DLB1. It is electrically connected to the address line via the electrode pad part 11 linked to the address line, and each light emitting diode is electrically connected to the data line via the electrode pad part 12 linked to the data line in a similar manner. The electrode pad part 11 is a small strip region which extends perpendicularly, and the electrode pad part 12 is a small strip region which extends horizontally. It is electrically connected to the address line and the data line via these electrode pad parts 11 and 12, and each light emitting diode is driven by a point sequential or line sequential method.

[0033] Since the element occupation area of the light emitting diode of a piece is below 10000-micrometer² above 25-micrometer², as for the size of each light emitting diode of an approximately square, let one of them be the size of 5 to about 100 microns. As a light emitting diode mounted in the substrate for wiring by such minute size, each light emitting diode is mounted in the substrate 1 for wiring with a minute package state or the state where it does not pack. For manufacture of each diode, it can manufacture using the manufacturing method of the desirable below-mentioned light emitting diode. On the other hand, in the image display device of this example, the pitch of per the stroke matter is perpendicular, and V, and it is horizontal, and it is H, for example, is set as the range of 0.1 to 1 millimeter. As an image display device the object for animations (a television receiver, video equipment, game machine machine), and for information (for example, for computers), this, A 30 to 150-cm thing is suitable in diagonal size, and a 300,000 to about 2 million-pixel thing is desirable practically in general at the case where the pixel number makes RGB 1 pixel in all. It is because it is preferred also from human being's vision characteristics that a picture element pitch shall be 1 millimeter (animation display for several persons) from 0.1 millimeter (personal high definition display) as an image display device of a direct viewing type. Therefore, by the case where one of them chooses size of 5 to about 100 microns, a light emitting diode. It is preferred that the ratio of the occupation area for the stroke matter on the image display device concerned to the occupation area of each light emitting diode is 40000 or less [10 or more], and it is more preferred that it is [or more further 10] 10000 or less.

[0034] Typically, the size of a 0.3-mm mail angle is a chip size in front of a resin package, and when the light emitting device of the usual image display device gives it a resin package, it will exceed 1 millimeter. Therefore, when a picture element pitch is 5 mm temporarily, for example. The ratio of the occupation area for the stroke matter on the image display device to the occupation area of each of said light emitting diode will be restored to the numerical value which is one to about two, it is 40000 or less [10 or more] preferably as a range of the ratio of the occupation area for the stroke matter on the image display device to the occupation area of each light emitting diode like this example, It is or more 10 10000 or less range still more preferably, and the typical image display device usual [from the range of this example] has become that from which the range of the ratio separated.

[0035] Although using the light emitting diode of such a detailed chip size serves as a backdrop to the image display device of this example, even if it is a detailed chip size, it is shown as follows that sufficient luminosity is obtained. That is, as an indoor type display, a value required as the sufficient luminosity is a 500 cd/m² grade, and if this is converted into optical power, red and each green and blue color will serve as 5 W/m² in general. In order for an image display device to realize this, what is necessary is just the range of 0.017 to 1.7 microwatts about the average optical power of one light emitting diode calculatively. If reliability is considered here, assuming that it is usually equivalent to a light emitting diode, When the driving current density is made equivalent, as a light emitting diode which the light emitting diode should just have the size about 100 square microns from a 1 square micron even if it adds some margins, and is mounted in the substrate for wiring. It becomes reliability and what the field of luminosity is enough as to set the occupation area of the light emitting diode of a piece below to 10000-micrometer² above 25-micrometer².

[0036] Each light emitting diode mounted with minute size has the size like ****, and like the manufacturing method mentioned later, it is formed on the substrate for element formation, it dissociates for every chip after that, and it is mounted by the state where it does not pack, or a minute package state. The state where it does not pack refers to the state where processing which covers the outside of diode chips, such as resin molding, has not been performed here. Although a minute package state is in the state covered by thin thick resin etc., it refers to the state where it has fitted in size (for example, thing of about 1 mm or less) smaller than the usual package size. The light emitting diode used for the image display device of this example is mounted on the substrate for wiring in size only with detailed part without a package or part with a minute package so that it may be explained in full detail with the below-mentioned manufacturing method.

[0037] Next, the image display device of the 2nd example is explained, referring to drawing 2 and drawing 3. This example is a modification of the image display device of said 1st example, and the current holding circuit electrically connected especially to each light emitting diode is the example mounted in chip shape.

[0038] The structure for 1 pixel (V1xH1) of the image display devices of this example is shown by the layout pattern of drawing 2. Address-line ADD which extends horizontally on the same substrate 21 for wiring as the thing of the 1st example, two power source wire PW1, and PW2 are formed at the necessary intervals. These address-lines ADD, two power source wire PW1, and PW2 are formed of the combination of the conductive outstanding metallic material layer, a semiconductor material layer, and a metallic material layer, etc., and let the line width be wide width as compared with the size of the chip of a light emitting diode or a current holding circuit. In the same pixel, the signal wire DLR for every light emitting diode, DLG, and DLB are perpendicularly formed at the necessary intervals, and these signal wires DLR, DLG, and DLB are also formed with the same structure as address-line ADD, and a size.

[0039] In the image display device of this example, light emitting diode DR, DG, and DB are arranged by matrix form, and perform luminescence according to a necessary picture signal. In the pixel concerned, the diode is arranged in order of the red light diode DR, green light emitting diode DG, and the blue light-emitting diode DB, and these three light emitting diodes constitute the group of one pixel. Each light emitting diode DR, DG, and DB of having the tip structure

mounted by size with a minute abbreviation square are the same as that of the above-mentioned example respectively. Each light emitting diode DR, DG, and DB are mounted in the field between power source wire PW1 and power source wire PW2.

[0040] And in the image display device of this example, current holding circuit PT for carrying out current maintenance which is electrically connected to each light emitting diode DR, DG, and DB, and flows through each light emitting diode DR, DG, and DB is formed for every element. This current holding circuit PT is a circuit which consists of a transistor mentioned later and circuitry which has capacity, and especially current holding circuit PT is formed in individual chip shape, and is mounted in the substrate 21 for wiring by minute size. It has a chip size with said current holding circuit chip same in abbreviation in this example in which each light emitting diode DR, DG, DB, and current holding circuit PT were formed. Below as for 10000-micrometer², the element occupation area of the light emitting diode of a piece is carried out above 25-micrometer², and, below as for 10000-micrometer², the occupation area of the chip of current holding circuit PT of a piece is also made the same above 25-micrometer². By considering it as the chip size same in such abbreviation, mounting by the same mounting step is attained and a manufacturing process can be realized easily. These each current holding circuit PT is formed in the field between power source wire PW1 and address-line ADD.

[0041] Between each light emitting diode DR, DG, DB, and current holding circuit PT and between each signal wire DLR, DLG, DLB, address-line ADD, and power source wire PW1 and PW2, the wiring sections 22-26 are formed from the necessity for wiring. The wiring section 22 is a band-like small region which makes it a longitudinal direction perpendicularly, and connects power source wire PW2 with a light emitting diode. The wiring section 23 is a strip region which makes it a longitudinal direction perpendicularly, and between current holding circuit PTs for holding the current which drives light emitting diode DR, DG, DB, and the light emitting diode DR, DG and DB is connected, respectively. After the wiring section 24 extends horizontally from a light emitting diode, in order to connect with power source wire PW1, it is the band-like field which extended vertically, and connects between power source wire PW1 with current holding circuit PT. The wiring section 25 is a band-like small region which makes it a longitudinal direction perpendicularly, and connects between current holding circuit PT and address-line ADD. The wiring section 26 is the band-like small region which extended horizontally, and connects between the signal wire DLR, DLG, and DLB(s) with current holding circuit PT, respectively. When it mounts each light emitting diode DR, DG, and DB in the substrate for wiring by minute size, these each wiring sections 22-26. A conducting material for junction which is mentioned later can be laid, and a conducting material for junction which is later mentioned also when it mounts the chip of current holding circuit PT in the substrate for wiring by minute size similarly can be laid.

[0042] Drawing 3 is a circuit diagram of the image display device of shown this example figure 2. Among a figure, the diode 31 is a light emitting diode and emits light in a predetermined color according to a picture signal. Although the diodes 31 are red and three green and blue colors and the three diodes 31 horizontal and located in a line constitute one pixel, the inside of the circuit diagram of drawing 3 is shown without distinguishing a color, in order to simplify explanation. The transistors 32 and 33 and the capacity 34 which were connected to this diode 31 constitute a current holding circuit. The transistor 32 is connected with the diode 31 in series between power source wire PW1 and power source wire PW2, when the transistor 32 is an ON state, it restricts, and the diode 31 emits light. One side of power source wire PW1 and power source wire PW2 supplies ground voltage, and another side supplies power supply voltage. One side of the source drain area of the transistor 33 which functions as one terminal and switching transistor of the capacity 34 connects with the gate of this transistor 32. The source drain area of another side of this transistor 33 is connected to signal wire DL to which a picture signal is supplied, and the gate of this transistor 33 is connected to address-line ADD which extends horizontally.

[0043] It means that address-line ADD has the structure where a level is selectively changed by the shift register circuit 36, for example, only one of two or more address lines shifts to a high level, and the level address was chosen. Signal wire DL is wiring for telling a picture (image)

signal to each light emitting diode 31, and one signal wire DL corresponds to each 311 light emitting diodes. Although the level shift of the address-line ADD is selectively carried out by the shift register circuit 36, signal wire DL is scanned by the shift register transfer gate circuit 35, and a picture signal is supplied to selected signal wire DL via the shift register transfer gate circuit 35.

[0044]The capacity 34 which is connected to the gate of the transistor 32, and is connected to one source drain area of the transistor 33 has the function to maintain the potential of the gate of the transistor 32 when the transistor 33 is in an OFF state. Thus, since gate voltage can be maintained even when the transistor 33 becomes OFF, it is possible to continue driving the light emitting diode 31.

[0045]Operation is explained briefly here. If voltage is impressed to level address-line ADD from the shift register circuit 36 and an address is chosen, the switching transistor 33 of the selected line will be in an ON state. Then, if a picture signal is added to signal wire DL which has extended perpendicularly as voltage, the voltage will arrive at the gate of the transistor 32 via the switching transistor 33, but. The capacity 34 also stores electricity the gate voltage simultaneously, and it operates so that the capacity 34 may maintain the gate voltage of the transistor 32. After the selection operation of horizontal address-line ADD stops, the potential of the address line concerning selection changes to a low again. Even when the transistor 33 is in an OFF state, the capacity 34 can continue holding the gate voltage at the time of selection until the capacity 34 continues maintaining gate voltage and the next address selection produces it theoretically. While this capacity 34 is maintaining gate voltage, it is also possible for the transistor 32 to perform operation according to that maintained voltage, and to continue sending driving current through the light emitting diode 31. Thus, by keeping long the time when the light emitting diode 31 is emitting light, even if it makes low the driving current of each light emitting diode, luminosity of the whole picture can be made high.

[0046]Next, it explains as the 3rd example, referring to drawing 4 thru/or drawing 12 for the manufacturing method of the image display device of this invention. The explanation to the previous process which can use the manufacturing method of this image display device also as a manufacturing method of a light emitting device as it is, and is mounted to the substrate for wiring is also explanation of the manufacturing method of a light emitting device.

[0047]As shown in drawing 4, after preparing the sapphire substrate 51 first and forming the low temperature which is not illustrated and a hot buffer layer, the 2nd conductivity type clad layer 52, the active layer 53, and the 1st conductivity type clad layer 54 are laminated one by one. The sapphire substrate 51 turns into a substrate for element formation. The 2nd conductivity type clad layer 52, the active layer 53, and the 1st conductivity type clad layer 54 can use a metaphor as a gallium nitride system crystal growth layer here, when manufacturing blue and a green light emitting diode. On the sapphire substrate 51, the light emitting diode of double hetero structure with pn junction is formed by growth of such each class.

[0048]Next, as shown in drawing 5, using photolithography technology, further, using vacuum evaporation and reactive ion etching, the n type electrode 55 is formed so that it may connect with the 2nd conductivity type clad layer 52, and the p type electrode 56 is also formed so that it may connect with the 1st conductivity type clad layer 54 further. The isolation groove 57 is formed in the place in which each electrodes 55 and 56 were formed for every element so that the circumference of each element may be separated. The pattern of this isolation groove 57 becomes lattice-like in order to make the light emitting diode generally left behind into the shape of a square, but it may not be limited to this but other shape may be sufficient as it. The depth of this isolation groove 57 is the depth which the principal surface of the sapphire substrate 51 exposes, and the 2nd conductivity type clad layer 52 was separated by this isolation groove 57. The size of the light emitting diode made into the shape of a square is a size of the grade which the occupation area is made above 25-micrometer² below as for 10000-micrometer², and the size of one side follows and are 5 micrometers thru/or 100 micrometers.

[0049]As shown in drawing 6, the substrate 60 for maintenance is prepared temporarily. The substrate 60 for maintenance is a substrate for holding, when transferring each light emitting

diode temporarily [this]. The adhesive material layer 61 is applied to the surface of the substrate 60 for maintenance temporarily [this], and the surface 62 of that adhesive material layer 61 is stuck to the light emitting diode side with which the isolation groove 57 was already formed by pressure. Then, the surface side of each light emitting diode will adhere to the surface 62 of the adhesive material layer 61.

[0050]Next, as shown in drawing 7, it glares so that high output pulse ultraviolet laser, such as an excimer laser beam, may be penetrated from the rear-face side of the sapphire substrate 51 to the surface side as an energy beam. By the exposure of this high output pulse ultraviolet laser, the gallium nitride layer near the interface of the 2nd conductivity type clad layer 52 grade which are the sapphire substrate 51 and a crystal layer decomposes into nitrogen gas and metallic gallium. Between the sapphire substrate 51 and the 2nd conductivity type clad layer 52 that is crystal layers can be easily exfoliated so that the junction power between the 2nd conductivity type clad layer 52 and sapphire substrate 51 may become weak and it may be shown drawing 8 2 as a result.

[0051]After exfoliating the sapphire substrate 51, each light emitting diode is held temporarily at the adhesive material layer 61 of the substrate 60 for maintenance, where isolation is carried out, and as shown in drawing 9, it adsorbs the field of the 2nd conductivity type clad layer 52 with the jig 70 for adsorption. Adsorption required of decompressing the internal pressure of the absorbing holes 71 provided in the jig 70 for adsorption concerned in the place where the adsorption part 72 of the jig 70 for adsorption touched the rear face of the 2nd conductivity type clad layer 52 is performed.

[0052]In the place to which the rear face of the 2nd conductivity type clad layer 52 of the light emitting diode concerning adsorption fully stuck, the jig 70 for adsorption is separated from the substrate 60 for maintenance temporarily, and the light emitting diode applied to adsorption as shown in drawing 10 is individually removed from the substrate 60 for maintenance temporarily.

[0053]Although even this serves as a manufacturing method of the light emitting device of individual small size, an image display device is succeedingly manufactured by mounting in the substrate for wiring. Drawing 11 is a figure showing a state just before mounting the light emitting diode with which the substrate 80 for wiring is adsorbed by the jig 70 for adsorption, and this light emitting diode is constituted by the minute size which the occupation area of the element of a piece is made above 25-micrometer^2 below as for $10000\text{-micrometer}^2$. In this stage, the substrate 80 for wiring is already prepared and the wiring electrodes 81, such as a necessary signal wire, the address line, a power source wire, and an earthing conductor, are already formed on this substrate 80 for wiring. As long as the substrate 80 for wiring is a substrate general-purpose to semiconductor manufacture of glass substrates, the metal substrates covered with the synthetic resin or the insulating layer or silicon substrates, etc., etc., for example and is a substrate which can be formed in the accuracy which can ask for the address line or the data line, it may be what kind of substrate. The conducting material 82 for junction is formed on the wiring electrode 81. This conducting material 82 for junction should just be a material which achieves electric connection, changing by being stuck by pressure.

[0054]Next, as shown in drawing 12, bring the jig 70 for adsorption close to the substrate 80 for wiring, a light emitting diode is made to stick to a necessary position by pressure, and the light emitting diode concerned is mounted. Although the conducting material 82 for junction changes by sticking by pressure of the light emitting diode in this state where it does not pack, it is certainly fixed and mounting is completed. The image display device with which the pixel was arranged by matrix form by repeating the mounting work of such a light emitting diode about all diodes, and performing it is completed. It can mount with the state with the same said of a current holding circuit where it does not pack, and the circuitry which has a current holding circuit can also be manufactured easily.

[0055]By using the manufacturing method of the image display device of this example, to the minute chip making of the light emitting diode formed on a gallium nitride substrate, the light emitting diode formed on a silicon substrate, or a circuit element. Means, such as laser, are unnecessary and can form a minute chip with the combination of ETCHIGGU for the polish from

a substrate rear, grinding, and chemical etching and isolation groove formation.

[0056] Although the above-mentioned example explained the example which adsorbs one light emitting diode at a time, and mounts it. By using the jig in which two or more adsorption parts were formed, it is also possible to raise the productivity, when forming an element on a silicon substrate or a compound semiconductor substrate, it is not limited to the exposure of an energy beam, but the polish from a substrate rear, grinding, and chemical etching may be used.

[0057] Since LED (light emitting diode) which is a light emitting device is expensive, the image display device using LED is made as for it to low cost by manufacturing many LED tips from one wafer as mentioned above. That is, the thing of an about 300-micrometer angle is used as the LED tip of tens of micrometer angle for the size of a LED tip as mentioned above, and if it is connected and an image display device is manufactured, the price of image display devices can be lowered.

[0058] then, each element -- a degree of location -- forming highly, and it being made to move, making a large field estrange each element by transfer etc., and, Art, such as a thin film replica method which there is art which constitutes comparatively large displays, such as an image display device, for example, is indicated to U.S. Pat. No. 5438241, and a formation method of the transistor array panel for a display indicated to JP.11-142878.A, is known. In U.S. Pat. No. 5438241, the transfer method with which the element densely formed on the substrate is rearranged at ** is indicated, and after transferring an element to an elastic board with adhesives, an elastic board is elongated in the direction of X, and the direction of Y, monitoring the interval and position of each element. And each element on the elongated substrate is transferred on a necessary display panel. In the art indicated to JP.11-142878.A, the art which the thin film transistor which constitutes the liquid crystal display section on the 1st substrate has the whole transferred on the 2nd substrate, and then transfers from the 2nd substrate to the 3rd substrate corresponding to a picture element pitch selectively is indicated.

[0059] However, the following problems arise in the above art. First, as for the transfer method which rearranges to ** the device densely formed on the above-mentioned substrate, the device position has the essential problem that only a chip size (≥ 20 micrometer) shifts at the minimum, by which position of the adhesion side of a device chip the fixed point at the time of extension of an elastic board (fulcrum) becomes. Therefore, the precise position control for every device chip becomes indispensable. Therefore, formation of the highly minute TFT array panel which needs the alignment accuracy of about at least 1 micrometer takes great time at alignment including the position measurement and control for every TFT device chip. In the transfer to a resin film with a big coefficient of thermal expansion, alignment accuracy tends to be spoiled by the temperature / stress change before and behind positioning. There is a very big problem in adopting as mass production technology from the above reason.

[0060] In the art indicated to JP.11-142878.A, a wiring electrode etc. are created after final transfer. However, after making small element sizes, such as a thin film transistor and a light emitting device, is called for and it allocates an element in the position of a necessary picture element pitch by high integration for high-speed operation or low-cost-izing. It is necessary to form wiring in the state where it is allocated in the field which the element chip by which minuteness making was carried out was able to extend, and which SUBJECT with faulty wiring will newly sput from the problem of the accuracy of position of an element in the case where a wiring layer etc. are formed.

[0061] Then, when transferring the element by which micro processing was carried out to a larger field, the arraying method of an element and the manufacturing method of an image display device with which every problem with faulty wiring can solve after transfer without spoiling alignment accuracy are needed. Then, the arraying method of this element and the manufacturing method of an image display device are explained hereafter.

[0062] [Two-step magnifying transfer method] the arraying method of the element of this embodiment, and the manufacturing method of an image display device, Two steps of magnifying transfers which transfer to a holding member temporarily so that it may be in the state where the element created on the first substrate with the degree of high integration was estranged rather than the state where the element was arranged on the first substrate, estrange further

said element subsequently to a holding member held temporarily, and transfer it on the second substrate are performed. Although transfer is made into two steps in this embodiment, transfer can also be made into three steps or the multi stage story beyond it according to the degree of expansion which estranges and arranges an element.

[0063] Drawing 13 and drawing 14 are the figures showing the fundamental process of a two-step magnifying transfer method, respectively. First, the element 92 like a light emitting device or a liquid crystal controlling element is densely formed on the first substrate 90 shown in (a) of drawing 13, for example. When a liquid crystal controlling element forms a liquid crystal panel as a final product, they are elements, such as a thin film transistor which controls the oriented state of a liquid crystal. By forming an element densely, the number of the elements generated per each substrate can be increased, and product cost can be lowered. Although a semiconductor wafer, a glass substrate, a quartz glass substrate, a sapphire substrate, a plastic plate, etc. are substrates in which element formation is possible variously, the first substrate 90 may form each element 92 directly on the first substrate 90, and may arrange what was formed on other substrates.

[0064] Next, as shown in (b) of drawing 13, each element 92 is transferred by the holding member 91 from the first substrate 90 temporarily which is shown by a figure destructive line, and each element 92 is held on the holding member 91 temporarily [this]. The element 92 which adjoins here is estranged and is allotted to matrix form like a graphic display. That is, the element 92 is transferred so that between elements may be extended also to a x direction, respectively, but it is transferred so that between elements may be extended also to a y direction vertical to a x direction, respectively. The distance in particular estranged at this time is not limited, but can be made into the distance which took into consideration resin part formation at a following process, and formation of the electrode pad as an example. When it transfers from the first substrate 90 on the holding member 91 temporarily, all the elements on the first substrate 90 can be estranged and transferred. In this case, the size of the holding member 91 should just be more than the size which multiplied by the distance estranged in the number of the elements 92 allotted to matrix form (a x direction and a y direction respectively) temporarily. Some elements on the first substrate 90 are able to be estranged and transferred on the holding member 91 temporarily.

[0065] Transfer of the element 92 to the holding member 91 can be performed temporarily using the mechanical means using the necessary jig for adsorption, actuator, etc. so that it may mention later. Or after applying the resin etc. which produce reactions, such as softening, hardening, bridge construction, and degradation, by heat or light, it irradiates with heat or light locally, exfoliation, adhesion, etc. are produced, and it may be made to transfer selectively. It may be made to transfer in heat or the combination of light and a mechanical means. Although it is common to confront the fields of the holding member 91 and the first substrate 90 temporarily, and to transfer, the element 92 is scatteringly separated from the first substrate 90 for every chip, and it may be made to once arrange each element 92 in the holding member 91 anew temporarily.

[0066] As shown in (c) of drawing 13 after such first transfer process, since the element 92 which exists on the holding member 91 temporarily is estranged, covering of resin of the circumference of an element and formation of an electrode pad are performed every element 92. An electrode pad is made easy to form and covering of resin of the circumference of an element is formed for making easy the handling by the second following transfer process etc. Since formation of an electrode pad is performed after the second transfer process that final wiring follows so that it may mention later, it is formed in comparatively oversized size so that poor wiring may not arise in that case. The electrode pad is not illustrated to (c) of drawing 13. The resin formation chip 94 is formed because the resin 93 covers the surroundings of each element 92. On a flat surface, although the element 92 is located in the approximately center of the resin formation chip 94, it may exist in the position which inclined toward the one neighborhood and angle side.

[0067] Next, as shown in (d) of drawing 13, the second transfer process is performed. In this second transfer process, it is transferred on the second substrate 95 so that the element 92

allotted to matrix form on the holding member 91 temporarily may estrange the whole resin formation chip 94 further. This transfer as well as the first transfer process can be performed using the mechanical means using the necessary jig for adsorption, actuator, etc., Or after applying the resin etc. which produce reactions, such as softening, hardening, bridge construction, and degradation, by heat or light, it irradiates with heat or light locally, exfoliation, adhesion, etc. are produced, and it may be made to transfer selectively. It may be made to transfer in heat or the combination of light and a mechanical means.

[0068]Also in the second transfer process, the adjoining element 92 is estranged the whole resin formation chip 94, and is allotted to matrix form like a graphic display. That is, the element 92 is transferred so that between elements may be extended also to a x direction, respectively, but it is transferred so that between elements may be extended also to a y direction vertical to a x direction, respectively. Supposing the position of the element arranged by the second transfer process is a position corresponding to the pixel of final products, such as an image display device, the abbreviated integral multiple of the pitch between the original elements 92 will serve as a pitch of the element 92 arranged by the second transfer process. When magnifying power of the estranged pitch in the holding member 91 is set to n from the first substrate 90 here temporarily and magnifying power of the estranged pitch in the second substrate 95 is set to m from the holding member 91 temporarily, the value E of an abbreviated integral multiple is expressed with $E=nxm$. The magnifying power n and m may be integers, respectively, and even if they is not integers, they should just be combination (it is $m=5$ at $n=2.4$) from which E becomes an integer.

[0069]Wiring is given to each element 92 estranged the whole resin formation chip 94 on the second substrate 95. Wiring while suppressing a faulty connection as much as possible using the electrode pad etc. which were formed previously at this time is made. In this wiring, in the case of light emitting devices, such as a light emitting diode, the element 92 includes wiring to p electrode and n electrode, and, in the case of a liquid crystal controlling element, a selection signal line, a voltage wire, wiring of an orientation electrode layer etc., etc. are included.

[0070]Next, drawing 14 is a modification of the two-step magnifying transfer method of drawing 13, and is an embodiment from which the transfer method to the holding member 91a differs from on the first substrate 90a temporarily. As shown in (a) of drawing 14, the element 92 like a light emitting device or a liquid crystal controlling element is densely formed on the first substrate 90a. Although it is arranged by matrix form and a semiconductor wafer, a glass substrate, a quartz glass substrate, a sapphire substrate, a plastic plate, etc. are substrates in which element formation is possible variously on the first substrate 90a like [the first substrate 90a itself] the first substrate 90 of drawing 13, two or more elements 92. Each element 12 may be directly formed on the first substrate 90, and what was formed on other substrates may be arranged.

[0071]Thus, it transfers in the place which formed two or more elements 92 on the first substrate 90a at matrix form, estranging the element 92 to the holding member 91a temporarily. In this case, it is held so that the holding member 91a may confront each other the first substrate 90a and temporarily, and it transfers so that two or more elements 92 arranged by the matrix form on the first substrate 90a may be operated on a curtailed schedule. That is, when transferring a certain element 92 on the first substrate 90a, the element 92 of the position which estranged only necessary distance is transferred while the holding member 91a confronts each other the first substrate 90a and temporarily [concerned], without transferring the element 92 of the circumference which adjoined. Although the element 92 of the circumference which adjoined is left behind to the first substrate 90a by this infanticide transfer, it is transferring to a holding member temporarily [separate], and it is utilized effectively, without making useless the element 92 formed densely.

[0072]Temporarily transfer of the element 92 to the holding member 91a, it can carry out using the mechanical means using the necessary jig for adsorption, actuator, etc. so that it may mention later. Or after applying the resin etc. which produce reactions, such as softening, hardening, bridge construction, and degradation, by heat or light, it irradiates with heat or light locally, exfoliation, adhesion, etc. are produced, and it may be made to transfer selectively. It may

be made to transfer in heat or the combination of light and a mechanical means. [0073] Since it is estranged [the element 92 which exists on the holding member 91a temporarily], as are shown in (c) of drawing 14 after such first transfer process, and covering of the resin 93 of the circumference of an element and formation of an electrode pad are performed every element 92 and it shows continuously (d) of drawing 14, the second transfer process is performed. In this second transfer process, it is transferred on the second substrate 95 so that the element 92 allotted to matrix form on the holding member 91a temporarily may estrange the whole resin formation chip 94 further. Covering of the resin 93 of the circumference of these elements, formation of an electrode pad, and the second transfer process are the same as that of the process explained using drawing 13, and are the same. [of the point that necessary wiring is formed after two step magnifying transfer]

[0074] In the two-step magnifying transfer method shown in these drawing 13 and drawing 14, an electrode pad, resin hammer hardening, etc. can be performed using the estranged space after the first transfer, and wiring although wiring is given after the second transfer, while suppressing a faulty connection as much as possible using the electrode pad etc. which were formed previously is made. Therefore, the yield of an image display device can be raised. In the two-step magnifying transfer method of this embodiment, the processes of estranging the distance between elements are two processes, it is performing magnifying transfer of two or more processes of estranging the distance between such elements, and the number of times of transfer will become fewer in practice. Namely, for example, magnifying power of the estranged pitch in the holding members 91 and 91a is set to 2 ($n=2$) from the first substrate 90 and 90a here temporarily. In the time of transferring in the range temporarily expanded by transfer once, when magnifying power of the estranged pitch in the second substrate 95 was set to 2 ($m=2$) from the holding members 91 and 91a temporarily. Although the necessity that the last magnifying power performs 16 transfers of the square, i.e., alignment of the first substrate, 16 times by 2×4 times 2 arises. The number of times of alignment can be managed with the two-step magnifying transfer method of this embodiment only at a total of 8 times which added simply 4 times of the square of the magnifying power 2 in the first transfer process, and 4 times of the square of the magnifying power 2 in the second transfer process. That is, when meaning the same transfer magnification, only a 2-nm time can certainly reduce the number of times of transfer from it being $2(n+m) = n^2 + 2nm + m^2$. Therefore, a manufacturing process also serves as saving of time or cost by the number of times, especially it becomes useful when magnifying power is large.

[0075] In the two-step magnifying transfer method shown in drawing 13 and drawing 14, although the element 92 is used as the light emitting device or the liquid crystal controlling element, They may be the element which was not limited to this but was chosen from the other element, for example, optoelectric transducer, piezoelectric element, thin film transistor element, thin-film diode element, resistance element, switching element, minute magnetic cell, and microoptics element or its portion, such combination, etc.

[0076] [Other examples of infanticide transfer] Drawing 15 is a figure showing other examples of the infanticide transfer indicated to be (a) of drawing 14 by (b). Although infanticide transfer is performed by confronting the substrate of a transferring agency, and the substrate (member) of a transfer place, and transferring an element selectively, it is making the substrate (member) of a transfer place into big size, and it is possible to move all of the elements on the substrate of a transferring agency to the substrate (member) of a transfer place.

[0077] Drawing 15 shows the example in the case of the magnifying power 3 in the first transfer process, and when the first substrate 90c is made into a unit, the holding member 91c has a square 9 times the area of 3 temporarily. For this reason, in order to transfer all of the elements 92 on the first substrate 90c that is a substrate of a transferring agency, nine transfers are performed in all. The element 92 allotted to matrix form is divided every matrix unit of 3×3 on the first substrate 90c, the one element 92 of them is transferred one by one by the holding member 91c temporarily, and the whole element 92 is transferred eventually.

[0078] (a) of drawing 15 shows typically the place where the 1st element 92 is transferred by the

holding member 91c temporarily in every matrix unit in [3x3] the element 92 on the first substrate 90c, (b) of drawing 15 shows typically the place where the 2nd element 92 is transferred by the holding member 91c in every matrix unit of 3x3 temporarily. In the 2nd transfer, the alignment position to the momentary holding member 91c of the first substrate 90c has shifted to the perpendicular direction in a figure, and by repeating the same infanticide transfer, the element 92 can be made to be able to estrange and can be arranged. (c) of drawing 15 shows typically the place where the 8th element 92 is transferred by the holding member 91c temporarily by every matrix unit of 3x3, and (d) of drawing 15 shows typically the place where the 9th element 92 is transferred by the holding member 91c in every matrix unit of 3x3 temporarily. When the 9th element 92 is transferred in every matrix unit of this of 3x3, the element 92 will be lost to the first substrate 90c, and it will be held in the form that two or more elements 92 were estranged by matrix form temporarily at the holding member 91c. Henceforth, two-step magnifying transfer is performed by the process of (c) of drawing 13 and drawing 14, and (d).

[0079][Resin formation chip] Next, with reference to drawing 16 and drawing 17, it is formed on a holding member temporarily and the resin formation chip transferred by the second substrate is explained. The resin formation chip 100 is a briquette by the resin 102 about the surroundings of the element 101 estranged and arranged, and when transferring the element 101 from a holding member to the second substrate temporarily, it can use such a resin formation chip 100.

[0080]Although the element 101 is an example of a light emitting device which is mentioned later, they may be not only a light emitting device but [especially] other elements. As for the resin formation chip 100, the main field is made into the shape of an approximately square on approximately monotonous. The shape of this resin formation chip 100 is the shape which hardened the resin 102 and was formed, and after specifically applying unhardened resin to the whole surface so that each element 101 may be included, and hardening this, it is the shape obtained by cutting a marginal portion by dicing etc. The electrode pads 103 and 104 are formed in the surface [of the approximately plate-like resin 22], and rear-face side, respectively. Formation of these electrode pads 103 and 104 forms conductive layers used as the material of the electrode pads 103 and 104, such as a metal layer and a polycrystalline silicon layer, in the whole surface, and it is formed by carrying out pattern NINGU with photolithography technology at necessary electrode shape. These electrode pads 103 and 104 are formed so that it may connect with p electrode and n electrode of the element 101 which are light emitting devices, respectively, and a beer hall etc. are formed in the resin 102 when required.

[0081]Although the electrode pads 103 and 104 are formed in the surface [of the resin formation chip 100], and rear-face side here, respectively, It is also possible to form both electrode pads in one field, for example, in the case of a thin film transistor, since there are sauce, a gate, and three electrodes of a drain, an electrode pad may be formed three or more. The position of the electrode pads 103 and 104 has shifted on a plate in order to keep it from lapping contact very much from the upper part at the time of final wiring formation. The shape of the electrode pads 103 and 104 is not limited to a square, either, but is good also as other shape.

[0082]While the surroundings of the element 101 are covered with the resin 102 and can form the electrode pads 103 and 104 with sufficient accuracy by flattening with constituting such a resin formation chip 100, compared with the element 101, the electrode pads 103 and 104 can be extended to a large field. Handling becomes easy in advancing transfer by the second following transfer process by an adsorbing jig. Since it is carried out after the second transfer process that final wiring follows so that it may mention later, poor wiring is beforehand prevented by performing wiring using the electrode pads 103 and 104 of comparatively oversized size.

[0083][Light emitting device] The structure of the light emitting device as an example of the element used for drawing 18 by this embodiment is shown. (a) of drawing 18 is an element sectional view, and (b) of drawing 18 is a top view. This light emitting device is a light emitting diode of a GaN system, for example, is an element by which crystal growth is carried out on a sapphire substrate. In the light emitting diode of such a GaN system, laser abrasion arises by the laser radiation which penetrates a substrate, film peeling arises in the interface between a

sapphire substrate and the growth phase of a GaN system in connection with the phenomenon which nitrogen of GaN evaporates, and it has the feature as for which isolation is made to an easy thing.

[0084]First, about the structure, GaN layer 112 of the 6 pyramid shape by which selective growth was carried out is formed on the ground growth phase 111 which consists of a GaN system semiconductor layer. The insulator layer which is not illustrated exists on the ground growth phase 111, and 6 pyramid-shaped GaN layer 112 is formed in the portion which carried out the opening of the insulator layer by the MOCVD method etc. This GaN layer 112 is a pyramid type growth phase covered in respect of S (the 1 to 101st page), when the principal surface of the sapphire substrate used at the time of growth is made into C side, and it is the field which made silicon dope. The portion of S side where this GaN layer 112 inclined functions as a clad of terrorism structure to double. InGaN layer 113 which is an active layer is formed so that S side where GaN layer 112 inclined may be covered, and GaN layer 114 of a magnesium dope is formed in the outside. GaN layer 114 of this magnesium dope also functions as a clad.

[0085]The p electrode 115 and the n electrode 116 are formed in such a light emitting diode. The p electrode 115 vapor-deposits metallic materials formed on GaN layer 114 of a magnesium dope, such as nickel/Pt/Au, or nickel(Pd) / Pt/Au, and is formed. In the portion which carried out the opening of the above-mentioned insulator layer which is not illustrated, the n electrode 116 vapor-deposits metallic materials, such as Ti/aluminum/Pt/Au, and is formed. As shown in drawing 20, when performing n electrode extraction from the rear-face side of the ground growth phase 111, formation of the n electrode 116 becomes unnecessary at the surface side of the ground growth phase 111.

[0086]Blue light is also a possible element, the light emitting diode of such a GaN system of structure is especially laser abrasion, it can exfoliate from a sapphire substrate comparatively easily, and alternative exfoliation is realized by irradiating with a laser beam selectively. As a light emitting diode of a GaN system, it may be the structure where an active layer is formed in a monotonous top or band-like, and may be a thing of the pyramid structure where C side was formed in the upper bed part. They may be other nitride system light emitting devices, compound semiconductor elements, etc.

[0087][Array method of a light emitting device] Next, the arraying method of a light emitting device is explained, referring to from drawing 19 to drawing 21. The light emitting device uses the light emitting diode of a GaN system shown in drawing 18.

[0088]First, as shown in drawing 19, on the principal surface of the first substrate 121, two or more light emitting diodes 122 are formed at matrix form. The size of the light emitting diode 122 can be about 20 micrometers. Material with high transmissivity of the wavelength of the laser with which the photo diode 122 is irradiated like a sapphire substrate as a component of the first substrate 121 is used. Although p electrode is formed in the light emitting diode 122, final wiring is not yet made, but 122 g of slots of separation between elements are formed, and each light emitting diode 122 is in the state of being separable. Formation of 122 g of this slot is performed by reactive ion etching. Such first substrate 121 is confronted with the holding member 123 temporarily, as shown in drawing 19, and alternative transfer is performed.

[0089]The stratum disjunctum 124 and the adhesives layer 125 turn into two-layer, and are formed in the field which stands face to face against the first substrate 121 of the holding member 123 temporarily. As an example of the holding member 121, can use a glass substrate, a quartz glass substrate, a plastic plate, etc., and here temporarily as an example of the stratum disjunctum 124 on the holding member 121, A fluoride coat, silicone resin, a water soluble adhesive (for example, PVA), polyimide, etc. can be used. As the adhesives layer 125 of the holding member 123, the layer which consists of ultraviolet-rays (UV) hardening type adhesives, thermosetting adhesive, or thermoplastic adhesive can be used temporarily. As an example, the UV curing type adhesive as the adhesives layer 125 is applied by about 20-micrometer thickness after forming 4 micrometers of polyimide films as the stratum disjunctum 124 temporarily, using a quartz glass substrate as the holding member 123.

[0090]The adhesives layer 125 of the holding member 123 is adjusted so that 125 s of hardened fields and the unhardened field 125y may be intermingled, and alignment is carried out

temporarily so that the light emitting diode 122 concerning selection transfer may be located in the unhardened field 125y. What is necessary is for adjustment that 125 s of hardened fields and the unhardened field 125y are intermingled to carry out UV exposure of the UV curing type adhesive in a 200-micrometer pitch selectively, for example with an exposure machine, and just to change the place which transfers the light emitting diode 122 into the state of making it having hardened, by un-hardening except it. After such alignment, it irradiates with the light emitting diode 122 of the position from the rear face of the first substrate 121 by laser, and the light emitting diode 122 is exfoliated from the first substrate 121 using laser abrasion. From decomposing into metal Ga and nitrogen by an interface with sapphire, the light emitting diode 122 of a GaN system can exfoliate comparatively easily. An excimer laser, harmonic YAG laser, etc. are used as laser with which it irradiates.

[0091]By exfoliation using this laser abrasion, it dissociates by the interface of a GaN layer and the first substrate 121, and as selective irradiation **** or ***** 122 thrusts p electrode section of the light emitting diode 122 into the unhardened field 125y of the adhesives layer 125 of an opposite hand, it is transferred. About the light emitting diode 122 of the field where other laser is not irradiated, it is 125 s of fields which the portion of the corresponding adhesives layer 125 hardened, and since it is not irradiated with laser, it is not transferred temporarily at the holding member 123 side. Although laser radiation only of the one light emitting diode 122 is selectively carried out in drawing 19, in the field estranged by n pitch, laser radiation of the light emitting diode 122 shall be carried out similarly. It estranges rather than the time of being arranged on the light emitting diode 122 first board 121 depending on such alternative transfer, and is arranged on the holding member 123 temporarily.

[0092]Next, as shown in drawing 20, the adhesives layer 125 of the unhardened field 125y is stiffened, and the light emitting diode 122 is stuck in the place which performed transfer to the holding member 123 from the first substrate 121 of the alternative light emitting diode 122 temporarily. This hardening is possible by adding energies, such as heat and light. The light emitting diode 122 is in the state held temporarily at the adhesives layer 125 of the holding member 123. Since it is removed and washed so that the rear face of the light emitting diode 122 may be on n electrode side (cathode terminal side) and there may be no resin (adhesives) in the rear face of the light emitting diode 122. In the case where the electrode pad 126 is formed, the electrode pad 126 is electrically connected with the rear face of the light emitting diode 122.

[0093]As an example of washing of the adhesives layer 125, etching and UV ozone irradiation wash resin for adhesives by oxygen plasma. And since Ga deposits in the surface of separation when a GaN system light emitting diode is exfoliated by laser from the first substrate 121 that consists of sapphire substrates, it will be required to etch the Ga and a NaOH aqueous solution or the aqua fortis will perform. Then, the electrode pad 126 is patterned. The electrode pad by the side of the cathode at this time can be made into an about 60-micrometer angle. As the electrode pad 126, materials, such as transparent electrodes (ITO and ZnO systems etc.) or Ti/aluminum/Pt/Au, are used. Since in the case of a transparent electrode luminescence is not interrupted even if it covers the rear face of a light emitting diode greatly, patterning accuracy is coarse, big electrode formation can be performed, and a patterning process becomes easy.

[0094]Drawing 21 transfers the light emitting diode 122 from the holding member 123 to the second momentary holding member 127 temporarily, and after it forms the beer hall 130 by the side of an anode electrode (p electrode), it forms the anode lateral electrode pad 129, and it shows the state where dicing of the adhesives layer 125 which consists of resin was carried out. As a result of this dicing, the isolation groove 131 was formed and the light emitting diode 122 was classified for every element. The isolation groove 131 consists of two or more parallel lines extended in all directions as a plane pattern in order to separate each matrix form light emitting diode 122. At the pars basilaris ossis occipitalis of the isolation groove 131, the surface of the second momentary holding member 127 faces. The stratum disjunctum 128 is formed on the second momentary holding member 127. This stratum disjunctum 128 can be created using for example, a fluoride coat, silicone resin, a water soluble adhesive (for example, PVA), polyimide, etc. The second momentary holding member 127 is what is called a dicing sheet in which UV adhesive material is applied to the plastic plate as an example, and if UV is irradiated, it can use

that to which adhesive power falls. It irradiates with excimer laser from the rear face of the attachment component 127 temporarily. Thereby, in the case where polyimide is formed, for example as the stratum disjunctum 124, exfoliation occurs by the ablation of polyimide in the interface of polyimide and a quartz substrate, and each light emitting diode 122 is transferred at the momentary second attachment component 127 side.

[0095]As an example of this process, it etches until the surface of the light emitting diode 122 exposes the surface of the second momentary holding member 127 by oxygen plasma. The formation of the beer hall 130 can use excimer laser, harmonic YAG laser, and carbon dioxide gas laser first. At this time, a beer hall will open the diameter of about 3-7 micrometers. An anode lateral electrode pad is formed by nickel/Pt/Au etc. A dicing process performs processing by the laser which used the above-mentioned laser, when dicing using the usual braid and slitting with a narrow width of 20 micrometers or less are required. It depends for the slitting width on the size of the light emitting diode 122 covered in the adhesives layer 125 which consists of resin in the pixel of an image display device. As an example, groove processing about 40 micrometers wide is performed in excimer laser, and the shape of a chip is formed.

[0096]Next, the light emitting diode 122 exfoliates from the second momentary holding member 127 using a mechanical means. Drawing 22 is a figure showing the place which takes up the light emitting diode 122 arranged on the second momentary holding member 127 with the adsorber 133. The opening of the absorbing holes 135 at this time is carried out to the picture element pitch of the image display device at matrix form, and they can adsorb the light emitting diode 122 now by package. [much] The opening of the opening diameter at this time is carried out to the matrix form of a 600-micrometer pitch, for example by abbreviation phi100micrometer, and it can adsorb about 300 pieces by package. The member of the absorbing holes 135 at this time For example, the thing produced by nickel electrocasting, Or what carried out hole processing of the metal plates 132, such as SUS, by etching is used, the adsorption chamber 134 is formed in the inner part of the absorbing holes 135 of the metal plate 132, and adsorption of the light emitting diode 122 is attained by controlling this adsorption chamber 134 to negative pressure. It is covered in the adhesives layer 125 which consists of resin in this stage, and abbreviated flattening of that upper surface is carried out, for this reason the light emitting diode 122 can advance alternative adsorption by the adsorber 133 easily.

[0097]Drawing 23 is a figure showing the place which transfers the light emitting diode 122 to the second substrate 140. When equipping the second substrate 140, the adhesives layer 136 is beforehand applied to the second substrate 140, the adhesives layer 136 of the light emitting diode 122 undersurface is stiffened, it can adhere to the second substrate 140 and the light emitting diode 122 can be made to arrange. At the time of this wearing, the adsorption chamber 134 of the adsorber 133 will be in the state where a pressure is high, and the integrated state by adsorption with the adsorber 133 and the light emitting diode 122 will be released. A UV curing type adhesive, thermosetting adhesive, thermoplastic adhesive, etc. can constitute the adhesives layer 136. The position by which the light emitting diode 122 is arranged becomes what was estranged rather than the arrangement on the holding member 123 and 127 temporarily. The energy which stiffens resin of the adhesives layer 136 then is supplied from the rear face of the second substrate 140. In the case of a UV curing type adhesive, it hardens with a UV irradiation device, and, in the case of thermosetting adhesive, only the undersurface of the light emitting diode 122 is stiffened by laser, and similarly, in laser radiation, a thermoplastic adhesive case carries out melting of the adhesives, and pastes up.

[0098]The electrode layer 137 which functions also as a shadow mask is allocated on the second substrate 140, and the black chromium layer 138 is formed in the field of the side in which those who look at especially, the surface, i.e., image display device concerned, by the side of the screen of the electrode layer 137, are. The contrast of a picture can be raised by doing in this way, and the rate of energy-absorbing in the black chromium layer 138 is made high, and the adhesives layer 136 can harden early by the beam 153 irradiated selectively. In the case of a UV curing type adhesive, it irradiates with about 1000 mJ/cm² as UV irradiation at the time of this transfer.

[0099] Drawing 24 is a figure showing the state where made the second substrate 140 arrange the light emitting diodes 122, 141, and 142 of three colors of RGB, and the insulating layer 139 was applied. The adsorber 133 used by drawing 22 and drawing 23 is used as it is, and if it mounts only by shifting the position mounted to the second substrate 140 in the position of the color, the pitch as a pixel can form the pixel which consists of three color while it has been fixed. As the insulating layer 139, a transparent epoxy adhesive, a UV curing type adhesive, polyimide, etc. can be used. As for the light emitting diodes 122, 141, and 142 of three colors, it is good not to be necessarily the same shape. Although the red light emitting diode 141 is made into the structure where it does not have a GaN layer of six-sided pyramids and other light emitting diodes 122 and 142 differ from the shape of those in drawing 24. In this stage, each light emitting diodes 122, 141, and 142 are covered in the adhesives layer 125 which already consists of resin as a resin formation chip, and the same handling is realized in spite of the difference in element structure.

[0100] Drawing 25 is a figure showing a wiring formation process. It is the figure which formed the openings 145, 146, 147, 148, 149, and 150 in the insulating layer 139, and formed the wiring 143, 144, and 151 which connects the anode of the light emitting diodes 122, 141, and 142, and the electrode layer 137 the electrode pad of a cathode, and for wiring of the second substrate 140. Since area of the electrode pads 126 and 129 of the light emitting diodes 122, 141, and 142 is enlarged, the opening, i.e., the beer hall, which are formed at this time, beer hall shape is large and can be formed in coarse accuracy compared with the beer hall which also forms the accuracy of position of a beer hall in each light emitting diode directly. The beer hall at this time can form an abbreviation of 20 micrometer thing to the electrode pads 126 and 129 of an about 60-micrometer angle. Since the depth of a beer hall has three kinds of depth, the thing linked to a wiring board, the thing linked to an anode electrode, and the thing linked to a cathode terminal, it is controlled by the pulse number of laser, and it carries out the opening of the optimal depth. Then, a protective layer is formed on wiring and the panel of an image display device is completed. The protective layer at this time can use the same materials, such as the insulating layer 139 of drawing 25, and a transparent epoxy adhesive. Heat cure is carried out and this protective layer is completely a wrap about wiring. Then, a driver IC will be connected from wiring of a panel end, and a drive panel will be manufactured.

[0101] In the arraying method of the above light emitting devices, when the light emitting diode 122 is made to hold to the holding member 123 temporarily, distance between elements is enlarged and it already becomes possible to form the electrode pads 126 and 129 of size, etc. comparatively using the spreading interval. Since wiring using the electrode pads 126 and 129 with these big comparison size is performed, even if it is when the size of a final device is remarkable and big as compared with element size, wiring can be formed easily. In the arraying method of the light emitting device of this embodiment. Handling becomes easy, in being able to extend the electrode pad 126, 129 to a large field compared with an element and advancing transfer by the second following transfer process by an adsorbing jig, while being covered with the adhesives layer 125 which the circumference of the light emitting device hardened and being able to form the electrode pad 126, 129 with sufficient accuracy by flattening. In transfer to the momentary holding member 123 of the light emitting diode 122, GaN system material can exfoliate comparatively easily using decomposing into metal Ga and nitrogen by an interface with sapphire.

[0102] [Arraying method of a liquid crystal controlling element] Next, the arraying method of a liquid crystal controlling element is explained, referring to from drawing 26 to drawing 31. When a liquid crystal controlling element specifically forms a liquid crystal panel as a final product in this embodiment, it is a thin film transistor which controls the oriented state of a liquid crystal.

[0103] As first shown in drawing 26, the amorphous silicon film 162 is formed on the first substrate 161, such as a quartz glass substrate. This amorphous silicon film 162 is an exfoliation film which falls victim at a next process. On this amorphous silicon film 162, the silicon oxide 163 is formed as a ground insulator layer, and the thin film transistor 164 is densely formed on it at matrix form. The thin film transistor 164 forms gate oxide and a gate electrode on a polysilicon film, and forms a source drain area in a polysilicon film. These thin film transistors 164 are

formed to such an extent that isolation is carried out, for example, the slot for isolation exposes some amorphous silicon films 162 by methods, such as reactive ion etching.

[0104]Next, as shown in drawing 27, such first substrate 161 is confronted with the holding member 165 temporarily, and alternative transfer is performed. The stratum disjunctum 166 and the adhesives layer 167 turn into two-layer, and are formed in the field which stands face to face against the first substrate 161 of the holding member 165 temporarily. As an example of the holding member 165, can use a glass substrate, a quartz glass substrate, a plastic plate, etc., and here temporarily as an example of the stratum disjunctum 166 on the holding member 165, A fluoride coat, silicone resin, a water soluble adhesive (for example, PVA), polyimide, etc. can be used. As the adhesives layer 167 of the holding member 165, the layer which consists of ultraviolet-rays (UV) hardening type adhesives, thermosetting adhesive, or thermoplastic adhesive can be used temporarily.

[0105]The adhesives layer 167 of the holding member 165 is adjusted so that 167 s of hardened fields and the unhardened field 167y may be intermingled, and alignment is carried out temporarily so that the thin film transistor 164 concerning selection transfer may be located in the unhardened field 167y. What is necessary is for adjustment that 167 s of hardened fields and the unhardened field 167y are intermingled to expose a UV curing type adhesive selectively with an exposure machine, for example, and just to change the place which transfers the thin film transistor 164 into the state of making it having hardened, by un-hardening except it. After such alignment, it irradiates with the thin film transistor 164 of the position from the rear face of the first substrate 161 by laser, and the thin film transistor 164 is exfoliated from the first substrate 161 using laser abrasion. An excimer laser, harmonic YAG laser, etc. are used as laser with which it irradiates.

[0106]By exfoliation using this laser abrasion, the thin film transistor 164 concerning selective irradiation is transferred by the unhardened field 167y of the adhesives layer 167 of an opposite hand. About the thin film transistor 164 of the field where other laser is not irradiated, it is 167 s of fields which the portion of the corresponding adhesives layer 167 hardened, and since it is not irradiated with laser, it is not transferred temporarily at the holding member 165 side. Although laser radiation only of the one thin film transistor 164 is selectively carried out in drawing 27, in the field estranged by n pitch, similarly, laser radiation of the thin film transistor 164 shall be carried out, and it shall be transferred. By such alternative transfer, the thin film transistor 164 is estranged rather than the time of being arranged on the first substrate 161, and is arranged on the holding member 165 temporarily.

[0107]Next, the adhesives layer 167 of the unhardened field 167y is stiffened, and ** is made to adhere in the place which performed transfer to the holding member 165 from the first substrate 161 of the alternative thin film transistor 164 temporarily, as shown in drawing 28. This hardening is possible by adding energies, such as heat and light. The thin film transistor 164 is in the state held temporarily at the adhesives layer 167 of the holding member 165, and is held certainly.

[0108]As shown in drawing 29, the thin film transistor 164 is transferred from the holding member 165 to the 2nd momentary holding member 168 next temporarily. The 2nd momentary holding member 168 does not need to use the 2nd momentary holding member 168, when it is used in order to carry the thin film semiconductor layer side of the thin film transistor 164 on the second substrate, and the rear surface in particular of the thin film transistor 164 does not pose a problem. When being transferred by the 2nd momentary holding member 168 from the holding member 165 temporarily, 167 g of isolation grooves are formed so that it can dissociate by each thin film transistor 164. The pars basilaris ossis occipitalis of 167 g of isolation grooves has resulted to the stratum disjunctum 166. Or the stratum disjunctum 166 also separates 167 g of isolation grooves.

[0109]It transfers, estranging on the second substrate by the adsorption means which transfers the thin film transistor 164 from the holding member 165 to the 2nd momentary holding member 168 temporarily (drawing 30), then is not illustrated by making it exfoliate in this stratum disjunctum 166 (the second transfer process). This process is the same as the process shown by drawing 22 in the arraying method of the above-mentioned light emitting device.

[0110]Finally, as shown in drawing 31, the thin film transistor 164 is estranged and formed on the

second substrate 176, such as a glass substrate and transparent plastic boards, a gate electrode line, a source electrode, and a drain electrode are formed, and it connects with the source of the thin film transistor 164, and a drain. The transparent electrode film 172 and the orienting film 173 are formed on it, the thing in which the transparent electrode film 175 and the orienting film 174 were formed on the counter substrate 169 and its surface is confronted with an opposite hand, a liquid crystal is enclosed, and a liquid crystal panel is created. The thin film transistor 164 on the second substrate 176 functions as a controlling element of a liquid crystal. The thin film transistor 164 is fully estranged by two steps of magnifying transfers on the second substrate 176, and transfer estranged by each of the first transfer process and the second transfer process is performed. In the case where the same transfer magnification is meant in the two-step magnifying transfer method of this embodiment, When magnifying power of the first transfer process and the second transfer process is made into n times and m times, compared with the case where it expands so much at once, only a $2-nm$ time can certainly reduce the number of times of transfer from it being $2^{(n+m)} = n^2 + 2nm + m^2$. Therefore, a manufacturing process also serves as saving of time or cost by the number of times, especially it becomes useful when magnifying power is large.

[0111]By the way, when manufacturing the image display device which arranged light emitting devices, such as a light emitting diode, to matrix form, and constituted the element, some devices which mount and manufacture each light emitting device on the substrate for wiring are known.

[0112]Drawing 32 is a light emitting diode indicated by the specification of the patent No. 2895566, and the drawing as a mounting configuration of a light emitting diode. This element is an example of the so-called light emitting diode of the flip chip manner which has the polar zone of a positive/negative couple in the same side side, and the leadframe 200 is constituted by the lead members 201 and 206 which form the electrode of the positive/negative couple which separated the interval and was allocated in parallel. The flat parts 203 and 208 which lay the light emitting chip 190 in those tip parts 202 and 207 are formed in both the lead members 201 and 206. It inclines outside from these flat parts 203 and 208 in the side periphery side following the flat parts 203 and 208, and the reflection parts 204 and 209 are formed in one. Each electrode section of the light emitting chip 190 which is a GaN blue light chip is joined to the lead member 206 used as the lead member 201 which serves as a negative electrode via the solder vamp 205, and an anode, respectively.

[0113]Drawing 33 shows the example of chip type LED (light emitting diode) explained in JP.9-293904.A. This lays LED element 213 on the insulating ceramic support member 211 in which the conductive layer was formed, carries out wire bonding of the electrode 214 and the electrode terminal 212 of LED element 213 with the wire 215, and has the structure which filled the sealing resin 216 and was solidified in the cavity.

[0114]Drawing 34 is an example of chip type LED similarly indicated by JP.9-293904.A. The electrode terminal 222 of the couple is formed in the support member 221 of ceramics, and flip chip bonding of the electrode 224 of the couple of the surface of LED element 223 is carried out by the conductive wax material 225. In order to paste up LED element 223 firmly with a ceramic support member, the sealing resin 226 is poured into the crevice between a LED element and a base material.

[0115]However, when arranging such a light emitting diode to matrix form and manufacturing an image display device, after storing a light emitting diode in a package individually, it will be necessary to put in order and mount two or more light emitting diodes in array form for the assembly to a flat-surface type image display device etc. Since dicing of the LED tip is carried out for each chip of every from the state of a wafer and it is closed by the package, respectively, one LED tip is a size of a submillimeter angle in the state of a bare chip, and there is size of about several millimeters in the state where it stored in the package. As a result, the size of stroke matter should also become large, resolution should fall, and the highly minute and small image display device should be assembled easily. When a light emitting diode is a nitride semiconductor of a GaN system, in order to usually form a light emitting diode on a sapphire

substrate, the package had become thickness thicker than the thickness of a sapphire substrate.

[0116]Then, high definition image display is made possible and the mounting method of the light emitting device which can moreover manufacture in a short time, and can also reduce the cost on a manufacturing process is explained.

[0117]Example 1 drawing 35 is an important section sectional view showing an example of an image display device which devised the mounting method of the light emitting device. The image display device of this example is the color image display device 231 of full color correspondence, as shown in drawing 35, and it arranges red and the light emitting diode in which each green and blue luminescence is possible to matrix form as each light emitting device.

[0118]In the image display device 231 of this example, the wiring layers 247 and 248 beforehand formed by having a necessary circuit pattern are formed in the substrate principal surface 241 of the substrate 240 for wiring which consists of a glass substrate or a plastic plate. The wiring layer 248 is wiring for supplying a signal to p electrode, and the wiring layer 247 is wiring for supplying a signal to n electrode here. One side of these wiring layers 247 and 248 can also be communalized.

[0119]On the wiring layer 248, the state at the time of crystal growth is matched with the crystal growth layer 243 inverted and allocated via the p electrode 244. The crystal growth layer 243 is a layer grown-up from the ground growth phase 245 which inverts via the window part of a mask layer with selective growth, and is located in the upper part, as mentioned later. This crystal growth layer 243 is made from the GaN layer of the silicon dope which is the nitride semiconductor material which has a wurtzite type crystal structure, and presents the 6 pyramid shape where that sloping side was covered in respect of S (the 1 to 101st page). Since drawing 35 is a sectional view, the section of the crystal growth layer 243 serves as inverted approximately equilateral triangle shape.

[0120]The luminous region which sandwiched the active layer by the n type semiconductor layer and the p type semiconductor layer is formed in this crystal growth layer 243. An active layer is formed near the maximum outline of the inverted 6 pyramid shape. Although the bandgap energy of the active layer of the adjoining light emitting device differs and it has become a thing corresponding to red and one of the green and blue luminescent color in this example, respectively, other structures and sizes are almost the same.

[0121]The 6 pyramid-shaped crystal growth layer 243 is mounted on the substrate 240 for wiring so that it may become upside down in the normal line direction of the substrate principal surface compared with the direction at the time of crystal growth. Therefore, the 6 pyramid-shaped bottom turns into the upper surface exactly, and the upper surface becomes the drawing side of light. In detail, the 6 pyramid-shaped crystal growth layer 243 is connected with the ground growth phase 245 via the window part of the mask layer which is used at the time of crystal growth and which is not illustrated, and the window part of the mask layer serves as output port of light as it is.

[0122]Although the ground growth phase 245 functions as a seed layer of selective growth, it connects also with the crystal growth layer 243 via the window part of a mask layer, and the flat upper surface of the ground growth phase 245 is used also as the optical drawing side 250. Furthermore, the ground growth phase 245 serves as the n electrode 249 which functions also as some wiring by the side of n electrode, and consists of metal layers, and a current route between the crystal growth layers 243. Since the crystal growth layer 243 is a layer grown-up more greatly than the n electrode 249, it forms the vamp 246 of the lower part of the n electrode 249, and he is trying to double the crystal growth layer 243 and height, although the n electrode 249 is located in the lower part of the ground growth phase 245 by inversion of a light emitting device. The vamp 246 is a terminal area formed using a plating process etc., the vamp of Cu, nickel, etc. is formed in a height of about 10 microns by electrolysis or no electrolyzing, and, as for the surface, about 0.1-micron Au plating is performed for antioxidizing. The lower part of the vamp 246 is connected to the wiring layer 247 allocated on the substrate principal surface 241 at the time of mounting.

[0123]It fills up with the circumference of the vamp 246, the circumference of the wiring layers

247 and 248, and the adhesives layer 242 that consist of adhesives, such as heat-curing adhesives and UV cure adhesive, in the image display device of this example [cavity part / the] although a cavity part is further formed in the circumference of the crystal growth layer 243 on the function of an element.

[0124] Drawing 36 is a figure showing each light emitting diode mounted in the image display device of this example, (A) is a sectional view of an element, and (B) is a plan of an element. In the image display device shown in drawing 35, since two or more light emitting diodes arranged invert, respectively and are mounted, with the thing of drawing 36, it becomes upside down in the normal line direction of the substrate principal surface.

[0125] If the light emitting diode shown in drawing 36 here is explained, for example, it differs in the substrate 240 for wiring, a selective growth method will be used for forming the crystal growth layer 243 of 6 pyramid shape or hexagonal block form shape on the ground growth phase 245 preferably using substrates for growth, such as a sapphire substrate. When forming the crystal growth layer 243 with selective growth, for example, the crystal growth layer 243 inclined to the substrate principal surface, it presents structure with inclination crystal faces, such as S side, easily. Especially S side is a stable side seen when selective growth is carried out on C+ side, is a field which is comparatively easy to acquire, and is a field in the indices of crystal plane of a hexagonal system (1, -1, 0, 1). About this S side, when a crystal layer is constituted from a gallium nitride system compound semiconductor, the Bond number in S side will become [most]. Therefore, a V/III ratio will go up effectually and it is advantageous to the crystalline improvement in a laminated structure. If it grows up to be a different direction from a substrate, since the rearrangement extended upwards from the substrate will bend, it becomes advantageous also to reduction of a defect.

[0126] Although the crystal growth layer 243 should just be a material layer which can form the luminous region which consists of the 1st conductivity type layer, the active layer 251, and the 2nd conductivity type layer 252 and is not limited in particular, it is preferred here to have a wurtzite type crystal structure also in it. As such a crystal layer, for example An III follows system compound semiconductor and a BeMgZnCdS system compound semiconductor. Can use a BeMgZnCdO system compound semiconductor and A gallium nitride (GaN) system compound semiconductor, An aluminium nitride (AlN) system compound semiconductor, an indium nitride (InN) system compound semiconductor, An indium nitride gallium (InGaN) system compound semiconductor and a gallium-aluminum-nitride (AlGaInN) system compound semiconductor can be formed preferably, and nitride semiconductors, such as a gallium nitride system compound semiconductor, are especially preferred. In this invention, only a mix crystal does not point out the nitride semiconductor [of 2 yuan] of only a mix crystal of 3 yuan, but InGaIn, AlGaIn, GaIn, etc. not necessarily, for example InGaIn. Even if a little aluminum in the range to which an operation of InGaIn is not changed, and other impurities are included, it cannot be overemphasized that it is the range of this invention.

[0127] As a selective growth method of this crystal layer, various vapor phase growth can be mentioned, for example, vapor phase growth, such as organic metallic compound vapor phase growth (the MOCVD (MOVPE) method) and molecular beam epitaxy method (MBE technique), hydride vapor phase growth (the HVPE method), etc. can be used. According to the MOCVD method, a good crystalline thing is promptly obtained also in it. In the MOCVD method, as Ga sauce, TMG (trimethylgallium), As TEG (triethylgallium) and aluminum sauce, as TMA (trimethylaluminum), TEA (triethylaluminum), and In sauce, Many trialkyl metallic compounds, such as TMI (trimethylindium) and TEI (triethylindium), are used, and gas, such as ammonia and hydrazine, is used as a nitrogen source. If it is Si as impurity sauce, it is silane gas and germanium, it is germane gas and Mg and it is Cp2Mg (magnesium cyclopentadienyl) and Zn, gas, such as DEZ (diethyl zinc), will be used. In the MOCVD method, an InAlGaIn system compound semiconductor can be grown epitaxially by supplying these gases to the surface of the substrate heated for example, more than 600 degreeC, and decomposing gas.

[0128] Selective growth is possible also for forming a thin mask layer, carrying out the opening of the mask layer selectively, and forming window region on the ground growth phase 245, as a concrete selective growth method. A silicon oxide layer or a silicon nitride layer can constitute a

mask layer. Although window region is an opening formed in a mask layer, for example, can be made into a hexagon, it can be made various shape, such as other shape, for example, a circle configuration, the shape of a square, triangular shape, rectangular shape, a rhombus, elliptical, and such deformed geometry. In the selective growth from the window region of a mask layer, since crystal growth goes to a transverse direction, the advantage which suppresses penetration dislocation is also produced.

[0129] Let the active layer 251 be the structure which extended in the field parallel to the sloping crystal face, and was inserted into the 1st conductive layer and the 2nd conductive layer 252 in the light emitting diode used for the image display device of this invention. Although the active layer 252 is formed in the crystal growth layer 243, it contains, in case [both] the inside of a crystal growth layer and the surface form, the case where a semiconductor layer is laminated to the crystal growth layer 243 as being formed in the crystal growth layer 243, and.

[0130] The 1st conductivity type is a cladding layer of a p type or a n type, and the 2nd conductivity type is the opposite conductivity type. For example, in the case where the gallium nitride system compound semiconductor layer of a silicon dope constitutes, a crystal growth layer. The gallium nitride system compound semiconductor layer of a silicon dope constitutes a n type clad layer. An InGaN layer can be formed as the active layer 251 on it, the gallium nitride system compound semiconductor layer of a magnesium dope can be further formed as a p type clad layer on it, and double hetero structure can be taken. It is also possible to consider it as the structure which sandwiches the InGaN layer which is the active layer 251 in an AlGaIn layer. The active layer 251 may form quantum well structures, such as single quantum well (SQW) structure, double quantum well (DQW) structure, and multiplex quantum well (MQW) structure, although constituting from a single bulk active layer is also possible. A barrier layer is used together by quantum well structure if needed for separation of a quantum well. Especially when the active layer 251 is made into an InGaIn layer, it becomes the structure which a manufacturing process top also tends to manufacture, and the luminescent characteristic of an element can be improved. Furthermore, moreover, crystallinity also becomes good that it is easy to crystallize, and this InGaIn layer can raise luminous efficiency especially by the growth on S side which is the structure from which a nitrogen atom cannot be desorbed easily.

[0131] Although the p electrode 244 formed on the crystal growth layer 243 is an electrode for pouring current into the active layer 251. The surface of the inclination crystal face which has the sloping crystal face in this example is covered. Since the light emitting diode element itself inverts eventually, the p electrode 244 can function also as a reflection film opened upward, and improvement in optical drawing efficiency can be aimed at from the structure which the light emitting diode element itself inverts.

[0132] In the image display device of this example, with the time of crystal growth, each light emitting diode element inverts and is allocated on the substrate 240 for wiring. At this time, the upper surface of the flat ground growth phase 245 can function as the optical drawing side 250 of the light from the active layer 251 of the crystal growth layer 243, the function as a reflection film of the p electrode 244 can also be helped, and optical drawing efficiency can be made high. Although the crystal growth layer 243 has the 6 pyramid shape by selective growth, the vamp 246 is allocated in the n electrode 249 side, and the ground growth phase 245 for every element which functions as the optical drawing side 250 of the generated light can be maintained at the horizontally same almost flat-tapped namely, height. The problem that the crystal growth layer 243 etc. incline by furthermore hardening the circumference with the adhesives 242 can also be prevented beforehand.

[0133] Since each light emitting diode element is mounted after element completion, it is made not to mount the element which has a defect, for example, and the yield improves to the whole image display device. By the vamp 246, an element becomes the structure where the electrode of the positive/negative couple was brought together in the substrate 240 side for wiring, and an electrode does not reduce the area for optical drawing. A high definition colored presentation is possible for the image display device of this example from this point, and the manufacturing process top has also become what incorporated the advantage of selective growth skillfully.

[0134] In the image display device of this example, the n electrode 249, the vamp 246, etc. may

be good also as common between the adjoining diodes, and the ground growth phase 245 may be a structure common and non-separating between the adjoining elements. Although it presupposed that an image display device is a colored presentation in this example, they may be a device of 2 color specification, and an image display device concerning the combination of the luminescent color other than RGB. It is also possible to allot the selection transistor for driving each diode, etc. on the substrate 240 for wiring.

[0135] Although the element was explained as a light emitting device in this example, Without being limited to this, the element inverted on a substrate may constitute the element mounting board which may be a transistor and other semiconductor devices and allotted such an element, and may complete an image display device and other semiconductor devices at a next process.

[0136] The example of two examples is a device of structure using the light emitting diode of the structure where the image display devices of Example 1 differ. As the image display device of this example is shown in drawing 37, the wiring layers 268 and 269 are formed on the substrate principal surface 261 of the substrate 260 for wiring. On these wiring layers 268 and 269, the vamps 266 and 267 are formed, respectively, and the crystal growth layer 263 is connected to the vamps 266 and 267 upper part via the p electrode 264 and the n electrode 265. The crystal growth layer 263 is approximately plate-like, and the active layer which is not illustrated has extended. After forming so that the p electrode 264 and the n electrode 265 may electrically be connected to the 1st conductive layer that sandwiches an active layer, and the 2nd conductive layer, it inverts and the p electrode 264 and the n electrode 265 which are located in the undersurface of the crystal growth layer 263 connect with the upper part of the vamps 266 and 267. The circumference of the vamps 266 and 267 is filled up with the adhesives layer 262 which consists of adhesives, such as heat-curing adhesives and UV cure adhesive, like Example 1.

[0137] In the image display device of this example, the p electrode 264 and the n electrode 265 are connected to the vamps 266 and 267. The crystal growth layer 263 which generates light can be maintained at the horizontally same height, and the problem that the crystal growth layer 263 etc. incline by hardening the circumference in the adhesives layer 262 further can also be prevented beforehand. Since each light emitting diode element is mounted after element completion, it is made not to mount the element which has a defect, for example, and the yield improves to the whole image display device. By the vamps 266 and 267, an element becomes the structure where the electrode of the positive/negative couple was brought together in the substrate 260 side for wiring, and an electrode does not reduce the area for optical drawing. A high definition colored presentation is possible for the image display device of this point to this example.

[0138] The example of three examples is an example of the manufacturing method of the image display device of Example 1, and it is explained to the process order, referring to drawing 38 thru/or drawing 46.

[0139] As shown in drawing 38, the substrate 270 for growth which consists of a sapphire substrate which makes C side the principal surface is used. The ground growth phase 271 which consists of a buffer layer of low temperature and an elevated temperature, etc. is formed on the substrate 270 for growth. The mask layer which covers the ground growth phase 271 and consists of silicon oxide or a nitride is formed, and window region is formed in the mask layer corresponding to the field which carries out crystal growth. Subsequently, the crystal growth layer 272 of the 6 pyramid shape where the side inclined covered in respect of S is obtained from the crystal growth by the selective growth from window region. The 1st conductive layer that is not illustrated in this crystal growth layer 272, an active layer, and the 2nd conductive layer are formed. The p electrode 273 is constituted by multilevel-metal films, such as nickel/Pt/Au, and the n electrode 274 is formed in the portion which carried out the opening of the mask layer with multilevel-metal films, such as Ti/aluminum/Pt/Au. Although the p electrode 273 is formed by vacuum evaporation, the n electrode 274 of another side is formed using techniques, such as a lift off.

[0140] Thus, after forming the p electrode 273 and the n electrode 274, the ground growth phase 271 on the substrate 270 for growth is separated for every element. Reactive ion etching is used for separation for every element of this. When it illustrates about the chip size of each element,

the element itself is the size for example, about a 20-micron angle, but the pitch of a chip will be about 25 microns.

[0141]Next, the resist layer 275 is formed all over the substrate 270 for growth, and thickness of the resist layer 275 at this time is made comparable as the height of the vertex part of the p electrode 273. Subsequently, the opening of the field corresponding to said n electrode 274 of the resist layer 275 is carried out, the opening 276 is formed in the resist layer 275 concerned, and said n electrode 274 is made to face a pars basilaris ossis occipitalis, as shown in drawing 39.

[0142]The vamp 277 is formed in the opening 276 of the resist layer 275 using a plating process etc. Namely, this vamp 277 is a terminal area formed using a plating process etc., the vamp of Cu, nickel, etc. is formed in a height of about 10 microns by electrolysis or no electrolyzing, and, as for that surface, about 0.1-micron Au plating is performed for antioxidizing. As shown in drawing 40 after formation of the plated bumps 277, the resist layer 275 is removed.

[0143]That by which the transfer material 278 was applied on the substrate 280 for transfer constituted with a glass substrate etc. is prepared, and the substrate 270 for growth in which the previous vamp 277 was formed is made to counter the substrate 280 for transfer, as shown in drawing 41 after removal of the resist layer 275. The transfer material 278 is an adhesive material etc. and its material with absorption low to the wavelength of the laser beam irradiated by the next is preferred here. This is because the ablation by a laser beam is low and the accuracy of position of the separated light emitting device becomes good. In the place which the principal surfaces of the substrate 270 for growth and the substrate 280 for transfer were made to counter, it irradiates with laser beams, such as a KrF excimer laser or a 3 double-wave YAG laser, from the rear face of the substrate 270 for growth, i.e., the rear face of a light emitting device. By the exposure of this laser beam, it is generated in the interface of the ground growth phase 271 and the substrate 270 for growth by nitrogen, and a light emitting diode is divided into it the whole element.

[0144]Each light emitting diode separated by the exposure of this laser beam is held temporarily at the substrate 280 for transfer, being buried by the transfer material 278 as shown in drawing 42. At this time, Ga layer 281 has adhered to the upper surface of the ground growth phase 271 which is the field where the substrate 270 for growth separated exactly. Since the upper surface of this ground growth phase 271 turns into an optical drawing side, it is necessary to remove Ga layer 281, and etching etc. are performed. Although any may be sufficient as this etching at an alkali system or an acid system, an etching reagent is selected so that the adhesion strength of the transfer material 278 may not fall.

[0145]Since a rule target makes the monochromatic light emitting device of RGB arrange and an image display device is constituted, as shown in drawing 43, it takes out a light emitting device from the substrate 280 for transfer selectively according to the electrode pitch of the substrate for wiring. It is based on a premise that it has a monochromatic luminous wavelength with same light emitting diode with which this was held on the substrate of the substrate 280 for transfer, and in order to mount the element of a different luminous wavelength, two or more substrates 280 for transfer are used, for example. In this example, the adsorption head 282 is used for extraction of an alternative light emitting device. The suction hole 283 is formed in the tip part 284 of the adsorption head 282, and the pitch has become it at the tip part 284 with what met the electrode pitch of the substrate for wiring. The tip part 284 of the adsorption head 282 is made flat around the suction hole 283, and is adsorbed in the upper surface of the ground growth phase 271 which becomes the flat portion with the optical drawing side of a light emitting device. Although it is also possible to do this adsorption work for each element of every, like this example, two or more light emitting devices can be made to adsorb simultaneously according to the electrode pitch of the substrate for wiring, a manufacturing process is simplified by using this example, and a manufacturing cost can be reduced.

[0146]As shown in drawing 44, two or more light emitting devices corresponding to the electrode pitch of the substrate for wiring are carried till the place of the substrate 290 for wiring, and each element pastes them up to the substrate principal surface from a direction vertical to the principal surface of this board 290 for wiring. The wiring layers 291 and 292 are beforehand

formed in the principal surface of the substrate 290 for wiring, and after the adsorption head 282 sticks each element to the principal surface of the substrate 290 for wiring by pressure, if it opens, temporary adhesion of each light emitting device will be carried out to the substrate 290 for wiring. The adhesives 293 are applied to the principal surface of the substrate 290 for wiring, and it contributes to holding each element in the principal surface of the substrate 290 for wiring. The adhesives 293 are thermosetting adhesive and UV cure adhesive here.

[0147]If conveyance to the principal surface of such a substrate 290 for wiring is performed about each trichromatic element, it will be in the state which shows in drawing 45. Wavelength shall differ in the light in which the element which adjoins at this time emits light. Each element is certainly mounted, while it had been horizontally maintained to the substrate principal surface using the vamp 277.

[0148]Subsequently, the pressurizing head 295 is forced from the upper surface of the ground growth phase 271 which is an optical drawing side of each element, and the adhesives 293 are stiffened. It is desirable to irradiate with ultraviolet rays from the rear-face side of the substrate 290 for wiring, pressurizing [can consider it as the heat pressing head heated by pulse heat as the pressurizing head 295 when the adhesives 293 are thermosetting adhesive, and], in being UV cure adhesive. Or the pressurizing head 295 is constituted from light transmission materials, such as glass and silica glass, and it can irradiate with ultraviolet rays from the upper part.

[0149]In the manufacturing method of the image display device of this example, since it is collectively mounted in the principal surface of the substrate 290 for wiring by two or more light emitting devices doubled with the electrode pitch of the substrate 290 for wiring, while being able to reduce the manufacturing cost, manufacture in a short time is possible. Without inclining by certainly mounting each element horizontally using the vamp 277, From the margin for alignment coming to be small, a light emitting device can be arranged with high precision, and positive electric wiring and maximization of optical drawing efficiency can also be attained using the vamp 277.

[0150]In the state where it is held at the substrate 280 for transfer, a light emitting device can be inspected, a poor element is removed at an early stage, and the yield can be improved. A Ga layer can be removed before mounting to the substrate 290 for wiring, and a problem which damages the substrate 290 for wiring by etching can also be avoided.

[0151]The example of four examples is an example which forms a light emitting device according to the electrode pitch of the substrate for wiring, and is mounted in the substrate for direct wiring, as shown in drawing 47 and drawing 48.

[0152]As shown in drawing 47, on the substrate 305 for growth, the light emitting device is formed according to the electrode pitch of the substrate for wiring. The 6 pyramid-like crystal growth layer 312 is formed on the ground growth phase 311 like the example of the above-mentioned [a light emitting device], the p electrode 313 is formed on the crystal growth layer 312, the n electrode 314 is further formed on the ground growth phase 311, and the vamp 315 for making the p electrode 313 and height comparable is formed. On the substrate 305 for growth, two or more light emitting devices are formed, and the interval has become a thing corresponding to the pitch of the electrode layers 303 and 302 of the substrate 301 for wiring.

[0153]By making the substrate 305 for growth with which the light emitting device was formed counter with the substrate 301 for wiring, and irradiating with laser beams, such as a KrF excimer laser or a 3 double-wave YAG laser, from the rear face of the substrate 305 for growth, it is generated by nitrogen in the interface of the ground growth phase 311 and the substrate 305 for growth, and it dissociates the whole element and a light emitting device is held at the substrate 301 for wiring.

[0154]Drawing 48 shows the state where the light emitting device was held at the substrate 301 for wiring, and mounts also about the light emitting device of other wavelength henceforth, and an image display device is completed by stiffening the adhesives 307. Since Ga layer 316 is formed in the upper surface of the ground growth phase 311 at this time, in the case where the adhesives layer 307 is an ultraviolet curing type, it irradiates with ultraviolet rays from the rear-face side of the substrate 301 for wiring. In the case where the adhesives layer 307 is a heat-hardened type, the curing process in the same conditions as Example 3 may be sufficient. By

removing Ga layer 316, after the adhesives layer 307 hardens, the damage to the substrate 301 for wiring can be reduced remarkably.

[0155]The example of five examples is an example which irradiates with a laser beam selectively according to the electrode pitch of the substrate for wiring, and mounts a light emitting device in the substrate for direct wiring, as shown in drawing 49.

[0156]As shown in drawing 49, on the substrate 328 for growth, two or more light emitting devices are formed. The 6 pyramid-like crystal growth layer 324 is formed on the ground growth phase 327 like the example of the above-mentioned [a light emitting device], the p electrode 326 is formed on the crystal growth layer 324, n electrode is further formed on the ground growth phase 327, and the vamp 325 for making the p electrode 326 and height comparable is formed.

[0157]On the other hand, the electrode layers 321 and 322 are formed in the principal surface of the substrate 320 for wiring in the necessary pitch, and where the substrate 328 for growth and the substrate 320 for wiring countered and are held, a laser beam is irradiated according to the electrode pitch of the substrate for wiring. Although it is generated in the interface of the ground growth phase 327 and the substrate 328 for growth by nitrogen, a light emitting device is divided into it the whole element and it is held at the substrate 320 for wiring by irradiating with laser beams, such as a KrF excimer laser or a 3 double-wave YAG laser, from the rear face of the substrate 328 for growth. Since the exposure of a laser beam is the alternative thing doubled with the electrode pitch, all the light emitting devices on the substrate 328 for growth do not dissociate, and only the monochromatic element doubled with the electrode pitch of the substrate for wiring is transferred certainly. An image display device is completed by repeating this process to the element of other wavelength. A laser beam has the method of scanning a single beam, and the method of moving the substrate for growth, and the substrate for wiring by a single beam.

[0158]The example of six examples is an example mounted twice using the substrate for transfer, and it explains this example, referring to drawing 50 thru/or drawing 54.

[0159]As shown in drawing 50, so that a light emitting device may be constituted on the substrate 336 for growth. The 6 pyramid-like crystal growth layer 333 is formed on the ground growth phase 332, the p electrode 334 is formed on the crystal growth layer 333, n electrode is further formed on the ground growth phase 332, and the vamp 335 for making the p electrode 334 and height comparable is formed. On the substrate 336 for growth, the light emitting device is estranged according to the electrode pitch of the substrate for wiring. This substrate 336 for growth is held so that it may counter with the substrate 330 for transfer, it is irradiating with a laser beam from the rear face of the substrate 336 for growth, and dissociates the whole element, and a light emitting device is transferred by the substrate 330 for transfer. The transfer material 331 which becomes the substrate 330 for transfer from silicone resin etc. at this time is formed, and a light emitting device is held for every element by this transfer material 331.

[0160]Next, as shown in drawing 51, it is held by removal of a Ga layer in the form where an optical drawing side becomes the substrate 330 for transfer with the outside, and as further shown in drawing 52, the 2nd substrate 341 for transfer with which the transfer material 340 was applied to the upper surface is pasted together. In this case, the transfer material 340 is for example, an ultraviolet curing type adhesive material, and the 2nd substrate 341 for transfer is glass or silica glass.

[0161]Next, as shown in drawing 53 by the first substrate 330 for transfer being removed, a light emitting device is transferred by the 2nd substrate 341 for transfer.

[0162]And as shown in drawing 54, a laser beam is irradiated by the principal surface of the substrate 342 for wiring according to the electrode pitch of the substrate for wiring which the 2nd substrate 341 for transfer and substrate 342 for wiring countered, and was held in the place in which the electrode layers 343 and 344 are formed in the necessary pitch. By irradiating with a laser beam from the rear face of the substrate 328 for growth, a light emitting device is separated by the ablation of the transfer material 340 the whole element, and it is held at the substrate 342 for wiring. Since the exposure of a laser beam is the alternative thing doubled with the electrode pitch, all the light emitting devices on the substrate 328 for growth do not

separate this transfer, and only the monochromatic element doubled with the electrode pitch of the substrate for wiring is transferred certainly. To the element of other wavelength, repeatedly, the adhesives 345 on the substrate 342 for wiring are stiffened, and an image display device completes this process. When the residue of the ablation of the transfer material 340 has adhered to the light emitting device rear face, the process of washing or polish is added.

[0163]As the example of seven examples is a modification of Example 6 and it is shown in drawing 55, the 6 pyramid-like crystal growth layer 354 is formed on the ground growth phase 353, and the vamp 355 for making p electrode and height comparable is formed in the transfer material 351 on the 2nd substrate 350 for transfer so that a light emitting device may be constituted, but. On the 2nd substrate 350 for transfer, the light emitting device is not estranged according to the electrode pitch of the substrate for wiring, is on manufacture and is allotted in the expedient pitch. In other processes, it is substantially [as Example 6] the same.

[0164]Subsequently, as shown in drawing 56, a light emitting device is separated from the rear face of the 2nd substrate 350 for transfer by the ablation of the transfer material 351 the whole element by irradiating with a laser beam selectively, and it is held at the substrate 360 for wiring which has the wiring layers 362 and 363. Since the exposure of a laser beam is the alternative thing doubled with the electrode pitch, all light emitting devices do not separate this transfer at once, and only the monochromatic element doubled with the electrode pitch of the substrate for wiring is transferred certainly. To the element of other wavelength, repeatedly, the adhesives 361 on the substrate 360 for wiring are stiffened, and an image display device completes this process. When the residue of the ablation of the transfer material 351 has adhered to the light emitting device rear face, the process of washing or polish is added.

[0165]The example of eight examples is an example of the image display device which divided n electrode wiring and p electrode wiring up and down, and formed them about the crystal growth layer. As shown in drawing 57, the image display device of this example in the form which the p electrode wiring 372 is formed on the substrate principal surface 371 of the substrate 370 for wiring, and is connected to the upper bed of the p electrode wiring 372. The crystal growth layer 374 which has the inclination crystal face where 6 pyramid shape inclined is embedded in the adhesives layer 373 of the circumference, and is supported. The 1st conductive layer that is not illustrated, an active layer, and the 2nd conductive layer are formed in the crystal growth layer 374, and this crystal growth layer 374 is supported by the adhesives layer 373 in the inverted form with the time of crystal growth. The p electrode 375 is formed in the field parallel to the inclination crystal face of the crystal growth layer 374, and to the crystal growth layer 374 up side. In [the plate-like ground growth phase 376 used at the time of crystal growth exists and the upper surface side of this ground growth phase 376 is made into the optical extraction side 377, and] the optical extraction side 377 of this ground growth phase 376, The n electrode wiring 378 is formed in the corner of the ground growth phase 376 which does not lap in the normal line direction of the substrate principal surface 371, and the laminating section of the 1st conductive layer used as a luminous region, an active layer, and the 2nd conductive layer is electrically connected to it. After the adhesives layer 373 which a part of this n electrode wiring 378 has extended also on said adhesives layer 373, for example, consists of resin layers hardens, the n electrode wiring 378 is formed in a necessary pattern. The n electrode wiring 378 is covered with the protective layer 379 which consists of resin layers, such as polyimide.

[0166]In the image display device of this example, since the n electrode wiring 378 at least is located in the optical extraction side 377 side of the ground growth phase 376 unlike the light emitting device in which the both sides of p electrode and n electrode exist in the crystal growth side side, only the part of wiring can make the chip size of a light emitting device small. Since the n electrode wiring 378 and the p electrode wiring 372 will be divided up and down, will be formed about the crystal growth layer 374 and will separate in three dimensions, connecting too hastily is lost and it becomes possible to form wiring width widely. Therefore, formation of wiring can also be performed easily.

[0167]Although the above-mentioned example explained the vamp as what made the coat of Au Cu and nickel, it may be connection by a solder bump. The vamp on the electrode of a light emitting device can be formed by a solder plate or solder vacuum evaporation, can use flux

instead of the adhesives held at the substrate for wiring, and can apply it to the substrate for wiring beforehand. A light emitting device is held on the substrate for wiring by the adhesiveness of the flux. If the light emitting device of three colors is exfoliated and transferred, a reflow of the substrate for wiring may be carried out collectively, and a light emitting device may be connected with the substrate for wiring. Since the substrate for wiring will be put into a reflow furnace at this time, a glass substrate is used. After connection performs flux washing, puts in a sealing agent between a chip and the substrate for wiring, and stiffens a sealing agent. Since in the connection using solder connection resistance turns into low resistance, the alignment accuracy of a light emitting device is improved by the self-alignment at the time of solder melting and a picture element pitch comes to be in agreement with the patterning accuracy of a wiring electrode, a picture element pitch becomes fixed and an image display device will become high definition. When fixing a light emitting device, the lighting inspection of a light emitting device is conducted before pouring of a sealing agent, and when a defect occurs, it fixes by fusing a solder bump by the local heating of the light emitting device.

[0168]The image display device should just be a display (display device) using light emitting devices, such as a light emitting diode (LED) and a semiconductor laser, on this invention. In illustration from the thing of the structure where a light emitting device is arranged on the substrate for wiring, and is included in other electronic equipment, The monitor of the electronic equipment of a television receiver, a video recovery device, a computer, etc., In the thing of comparatively small size, they may be monitoring screens, such as automobile loading type guiding means, a cellular phone, a Personal Digital Assistant, a recording device, and a monitoring instrument, etc., including the monitor of the output unit of a game machine machine, an electronic household appliance, etc., etc.

[0169]

[Effect of the Invention]As mentioned above, according to the image display device of this invention, it excels in various characteristics, such as resolution, image quality, luminous efficiency, and big-screen-izing is easy, and the image display device which can also realize reduction of a manufacturing cost can be obtained. Especially, since a light emitting device is the detailed size which the occupation area of the element of a piece was made above 25-micrometer² below as for 10000-micrometer² according to the image display device of this invention. Since it mounts to the substrate for wiring after completing each light emitting device so that it is possible to allocate the light emitting device itself in the substrate for wiring with high density, the yield is good, and even when big-screen-izing, the strict process control of the micron order covering the whole screen becomes unnecessary.

[0170]According to the manufacturing method of the image display device of this invention, while allocating the light emitting device itself in the substrate for wiring with high density transfers a minute element by realizing easily and utilizing the substrate for maintenance, and an energy beam temporarily, it can mount in the necessary position of the substrate for wiring.

[0171]On the other hand, according to the arraying method of the element of this invention, and the manufacturing method of an image forming device, when an element is made to hold to a holding member temporarily, distance between elements is enlarged and it already becomes possible to provide the electrode pad of size, etc. comparatively using the spreading interval. Since wiring using an electrode pad with these big comparison size is performed, even if it is when the size of a final device is remarkable and big as compared with element size, wiring can be formed easily.

[0172]According to the arraying method of the element of this invention, and the manufacturing method of an image forming device. Handling becomes easy, in being able to extend an electrode pad to a large field compared with an element and advancing transfer by the second following transfer process by an adsorbing jig, while being covered with the adhesives layer which the circumference of the light emitting device hardened and being able to form an electrode pad with sufficient accuracy by flattening. In transfer to the momentary holding member of a light emitting diode, GaN system material can exfoliate comparatively easily using decomposing into metal Ga and nitrogen by an interface with sapphire.

[0173]In the case where the same transfer magnification is meant according to the arraying method of the element of this invention, and the manufacturing method of an image forming device, When magnifying power of the first transfer process and the second transfer process is made into n times and m times, compared with the case where it expands so much at once, only a $2-nm$ time can certainly reduce the number of times of transfer from it being $2^{(n+m)} = n^2 + 2nm + m^2$. Therefore, a manufacturing process also serves as saving of time or cost by the number of times, especially it becomes useful when magnifying power is large.

[0174]In the image display device of this invention which each light emitting diode element inverts with the time of crystal growth, and is allocated on the substrate for wiring, the upper surface of a flat ground growth phase can function as an optical drawing side of light, the function as a reflection film of p electrode can also be helped, and optical drawing efficiency can be made high. Although a crystal growth layer has for example, 6 pyramid shape with selective growth, The vamp is allocated in the n electrode side, the ground growth phase and crystal growth layer for every element can be maintained at the horizontally same height, and the problem that a crystal growth layer etc. incline by hardening the circumference with adhesives further can also be prevented beforehand.

[0175]Since each light emitting diode element is mounted after element completion, it is made not to mount the element which has a defect, for example, and the yield improves to the whole image display device. By a vamp, an element becomes the structure where the electrode of the positive/negative couple was brought together in the substrate side for wiring, and an electrode does not reduce the area for optical drawing. A high definition colored presentation is possible for the image display device of this example from this point, and the manufacturing process top has also become what incorporated the advantage of selective growth skillfully.

[0176]In the manufacturing method of the image display device of this example, since it is collectively mounted in the principal surface of the substrate for wiring by two or more light emitting devices doubled with the electrode pitch of the substrate for wiring, while being able to reduce the manufacturing cost, manufacture in a short time is possible. Without inclining by certainly mounting each element horizontally using a vamp, From the margin for alignment coming to be small, a light emitting device can be arranged with high precision, and positive electric wiring and maximization of optical drawing efficiency can also be attained using a vamp.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a layout pattern of the important section of the image display device which is the 1st example of this invention.

[Drawing 2]It is a layout pattern of the important section of the image display device which is the 2nd example of this invention.

[Drawing 3]It is a circuit diagram of the image display device which is the 2nd example of this invention.

[Drawing 4]It is process drawing showing the formation process of the crystal layer in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 5]It is process drawing showing the formation process of the isolation groove in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 6]It is process drawing showing the sticking-by-pressure process of the substrate for maintenance temporarily in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 7]It is process drawing showing the irradiation process of the energy beam in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 8]It is process drawing showing the peeling process of the substrate for element formation in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 9]It is process drawing showing the adsorption process of the light emitting device in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 10]It is process drawing showing the partition process of the light emitting device in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 11]It is process drawing showing the state in front of mounting of the light emitting device in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 12]It is process drawing showing the state after mounting of the light emitting device in the manufacturing method of the image display device which is the 3rd example of this invention.

[Drawing 13]It is a mimetic diagram showing the arraying method of the element of the embodiment of this invention.

[Drawing 14]It is a mimetic diagram showing the arraying method of other elements of the embodiment of this invention.

[Drawing 15]It is a mimetic diagram showing the infanticide transfer in the arraying method of the element of the embodiment of this invention.

[Drawing 16]It is an outline perspective view showing the resin formation chip in the arraying method of the element of the embodiment of this invention.

[Drawing 17]It is an outline top view showing the resin formation chip in the arraying method of the element of the embodiment of this invention.

[Drawing 18]It is a figure showing the example of the light emitting device used for the arraying

method of the element of the embodiment of this invention, and they are the (a) sectional view and the (b) top view.

[Drawing 19] It is a process sectional view of the first transfer process in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 20] It is a process sectional view of the electrode pad formation process in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 21] It is a process sectional view of other electrode pad formation processes in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 22] It is a process sectional view of the adsorption process in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 23] It is a process sectional view of the second transfer process in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 24] It is a process sectional view of the formation process of the insulating layer in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 25] It is a process sectional view of the wiring formation process in the arraying method of the light emitting device of the embodiment of this invention.

[Drawing 26] It is a process sectional view of the formation process of the thin film transistor in the arraying method of the liquid crystal controlling element of the embodiment of this invention.

[Drawing 27] It is a process sectional view of the first transfer process in the arraying method of the liquid crystal controlling element of the embodiment of this invention.

[Drawing 28] It is a process sectional view showing the holding state in a holding member temporarily in the arraying method of the liquid crystal controlling element of the embodiment of this invention.

[Drawing 29] It is a process sectional view of the transfer process from a holding member to the second momentary holding member temporarily in the arraying method of the liquid crystal controlling element of the embodiment of this invention.

[Drawing 30] It is a process sectional view showing the holding state in the second momentary holding member in the arraying method of the liquid crystal controlling element of the embodiment of this invention.

[Drawing 31] It is a process sectional view showing the state where formed the counter substrate as a liquid crystal panel in the arraying method of the liquid crystal controlling element of the embodiment of this invention, and the liquid crystal was enclosed.

[Drawing 32] It is a sectional view showing an example of a light emitting device.

[Drawing 33] It is a sectional view showing other examples of a light emitting device.

[Drawing 34] It is a sectional view showing an example of further others of a light emitting device.

[Drawing 35] The crystal growth layer of a light emitting device is a sectional view of an important section showing the 1st example of the image display device mounted by inverting.

[Drawing 36] It is a figure showing the light emitting diode which constitutes the image display device which is the 1st example, and they are a sectional view (A) of an element, and a top view (B) of an element.

[Drawing 37] It is a sectional view of the important section of the image display device which is the 2nd example.

[Drawing 38] It is a process sectional view showing the formation process and electrode formation process of a crystal growth layer in the manufacturing method of the image display device which is the 3rd example.

[Drawing 39] It is a process sectional view showing the formation process of the resist layer in the manufacturing method of the image display device which is the 3rd example.

[Drawing 40] It is a process sectional view showing the formation process of the vane in the manufacturing method of the image display device which is the 3rd example.

[Drawing 41] It is a process sectional view showing the irradiation process of the energy beam in the manufacturing method of the image display device which is the 3rd example.

[Drawing 42] It is a process sectional view showing the transfer process to the substrate for maintenance temporarily in the manufacturing method of the image display device which is the

3rd example.

[Drawing 43]It is a process sectional view showing the adsorption process of the light emitting device in the manufacturing method of the image display device which is the 3rd example.

[Drawing 44]It is a process sectional view showing the mounting step of the light emitting device in the manufacturing method of the image display device which is the 3rd example.

[Drawing 45]It is a process sectional view showing the state after mounting of the light emitting device in the manufacturing method of the image display device which is the 3rd example.

[Drawing 46]It is a process sectional view showing the pressurizing process of the light emitting device in the manufacturing method of the image display device which is the 3rd example.

[Drawing 47]It is a process sectional view showing the irradiation process of the energy beam in the manufacturing method of the image display device which is the 4th example.

[Drawing 48]It is a process sectional view showing the mounting step of the light emitting device in the manufacturing method of the image display device which is the 4th example.

[Drawing 49]It is a process sectional view showing the irradiation process of the energy beam in the manufacturing method of the image display device which is the 5th example.

[Drawing 50]It is a process sectional view showing the irradiation process of the energy beam in the manufacturing method of the image display device which is the 6th example.

[Drawing 51]It is a process sectional view showing the transfer process in the manufacturing method of the image display device which is the 6th example.

[Drawing 52]It is a process sectional view showing the 2nd transfer process in the manufacturing method of the image display device which is the 6th example.

[Drawing 53]It is a process sectional view showing the state after the 2nd transfer process in the manufacturing method of the image display device which is the 6th example.

[Drawing 54]It is a process sectional view showing the state at the time of the mounting step in the manufacturing method of the image display device which is the 6th example.

[Drawing 55]It is a process sectional view showing the state at the time of the light emitting device formation in the manufacturing method of the image display device which is the 7th example.

[Drawing 56]It is a process sectional view showing the mounting step accompanied by the energy ray in the manufacturing method of the image display device which is the 7th example.

[Drawing 57]It is a sectional view of the image display device which is the 8th example.

[Description of Notations]

1, 21, and 80 Substrate for wiring

DR00-DB11, DR, DG, DB, 31 light emitting diodes

PT Current holding circuit

32 and 33 Transistor

34 Capacity

51 Sapphire substrate

52 The 2nd conductivity type clad layer

53 Active layer

54 The 1st conductivity type clad layer

55 N type electrode

56 P type electrode

57 Isolation groove

60 The substrate for momentary maintenance

70 The jig for adsorption

81 Wiring electrode

90, 90a, 90c, 121, and 161 The first substrate

91, 91a, 91c, 123, a 165 one time holding member

95, 140, and 168 The second substrate

92 and 101 Element

122 Light emitting diode

164 Thin film transistor

240, 260, 290, 301, 320, 342, 360, and 370 Substrate for wiring

243, 263, 272, 312, 324, 333, 354, and 374 Crystal growth layer
270, 300, 328, and 336 Substrate for growth
244, 264, 273, 313, 326, a 375 p electrode
245, 271, 311, 327, 332, and 353 Ground crystal layer
249, 265, 274, a 314 n electrode
246, 266, 267, 277, 315, 325, 335, and 355 Vamp
280, 330, 341, and 350 Substrate for transfer
282 Adsorption head

[Translation done.]